

Министерство науки и высшего образования Российской Федерации
ФГБОУ ВО «Удмуртский государственный университет»
Институт гражданской защиты
Кафедра цифровых инженерных технологий

В.А. Куликов

**КУРСОВОЕ ПРОЕКТИРОВАНИЕ
ПО ЭЛЕКТРОНИКЕ И СХЕМОТЕХНИКЕ**

Учебно-методическое пособие



Ижевск
2025

УДК621.3:658.512.2:004(075.8)

ББК 32.844-02-05я73

К937

Рекомендовано к изданию Учебно-методическим советом УдГУ

Рецензент: д-р техн. наук, профессор, профессор каф. «Автоматизированный электропривод» Удмуртского государственного аграрного университета
С.И. Юран

Куликов В.А.

К937 Курсовое проектирование по электронике и схемотехнике : учеб.-метод. пособие / В.А. Куликов. – Ижевск : Удмуртский университет, 2025. – 60 с. – Текст : электронный.

Пособие содержит теоретические сведения по объектам курсового проектирования, методики расчета и синтеза схем, требования к выполнению отчетных материалов, варианты исходных заданий.

Издание предназначено студентам, обучающимся по направлениях бакалавриата 09.03.01 «Информатика и вычислительная техника» и магистратуры 20.04.01 «Техносферная безопасность», 27.04.04 «Управление в технических системах».

УДК 621.3:658.512.2:004(075.8)

ББК 32.844-02-05я73

© Куликов В.А., 2025

© ФГБОУ ВО «Удмуртский

государственный университет», 2025

Оглавление

Введение	5
1. РАСЧЕТ УСИЛИТЕЛЯ НА БИПОЛЯРНОМ ТРАНЗИСТОРЕ	6
1.1. Схема усилителя, назначение элементов, принцип работы	6
1.2. Порядок построения эквивалентной схемы усилителя для переменного сигнала	8
1.3. Параметры усилителя для переменного сигнала	9
1.4. Исходные данные для расчета усилителя	12
1.5. Методика расчета параметров элементов схемы	13
1.6. Пример расчета усилителя	17
Контрольные вопросы	22
2. СИНТЕЗ ЦИФРОВОЙ ЛОГИЧЕСКОЙ СХЕМЫ	23
2.1. Способы задания булевых функций	23
2.2. Представление булевых функций на картах Карно	25
2.3. Переход от булевых выражений к функциональным схемам. Минимизация схемы	26
2.4. Факторизация покрытий	30
2.5. Схемная реализация факторизованного покрытия	34
2.6. Переход в универсальный базис	36
2.7. Пример синтеза цифровой логической схемы	40
Контрольные вопросы	46
3. ТРЕБОВАНИЯ К СОДЕРЖАНИЮ И ОФОРМЛЕНИЮ ПОЯСНИТЕЛЬНОЙ ЗАПИСКИ	47
3.1. Содержание пояснительной записки	47
3.2. Форматирование текста	48
3.3. Рисунки	49
3.4. Формулы и уравнения	49
3.5. Таблицы	50
3.6. Приложения	50
3.7. Список использованных источников	51
Заключение	52
Список литературы	53
ПРИЛОЖЕНИЕ А. Номинальные значения сопротивления резисторов	

по ряду E24. ГОСТ 28884-90 (МЭК 63-63)	56
Номинальные значения емкости конденсаторов по ряду E12 ГОСТ 28884-90 (МЭК 63-63)	57
ПРИЛОЖЕНИЕ Б. Задания для расчета усилителя на биполярном транзисторе по Разделу 1	58
ПРИЛОЖЕНИЕ В. Задания для синтеза цифровой логической схемы по Разделу 2	59

Введение

Курсовое проектирование по электронике и схемотехнике в соответствии с рабочей программой дисциплин может выполняться в вариантах курсовой работы или курсового проекта. В первом случае производится расчет схемы электрической принципиальной усилителя на биполярном транзисторе и синтез цифровой функциональной схемы на базовых логических элементах. Результаты работы оформляются в виде пояснительной записки. В случае проектирования записка дополняется чертежами схем электрических принципиальных рассчитанного усилителя и синтезированной цифровой схемы с перечнями элементов.

В первом разделе пособия представлены краткие теоретические сведения об усилителе на биполярном транзисторе, обосновывающие методику его расчета. Рассмотрен пример расчета усилителя по конкретным исходным данным и выполнена проверка работоспособности схемы в моделирующей программе Micro-Cap [1-19].

Во втором разделе представлены сведения, касающиеся разработки цифровой комбинационной схемы, предназначенной для выполнения заданной логической функции. Рассмотрен пример синтеза функциональной схемы [20-22].

В третьем разделе изложены требования к оформлению пояснительной записки в соответствии принятыми нормами представления технической документации [23-26].

В Приложении А представлены ряды номинальных сопротивлений резисторов E24 и емкости конденсаторов E12; в Приложениях Б и В - задания на курсовое проектирование по разделам 1 и 2. Пособие предназначено студентам вуза, обучающимся по направлениям:

- 09.03.01 – Информатика и вычислительная техника, дисциплина «Схемотехника ЭВМ», (ПК-8: Способен осуществлять управление программно-аппаратными средствами информационных служб инфокоммуникационной системы организации);
- 20.04.01 – Техносферная безопасность, дисциплина «Электроника и схемотехника», (ПК-6: Способен разрабатывать проект автоматизированной системы управления технологическими процессами);
- 27.04.04 – Управление в технических системах, дисциплина «Электроника и схемотехника», (ПК-2: Способен проводить научно-исследовательские и опытно-конструкторские работы по тематике организации).

1. РАСЧЕТ УСИЛИТЕЛЯ НА БИПОЛЯРНОМ ТРАНЗИСТОРЕ

1.1. Схема усилителя, назначение элементов, принцип работы

Схема усилителя с общим эмиттером (ОЭ) представлена на рис. 1.1.

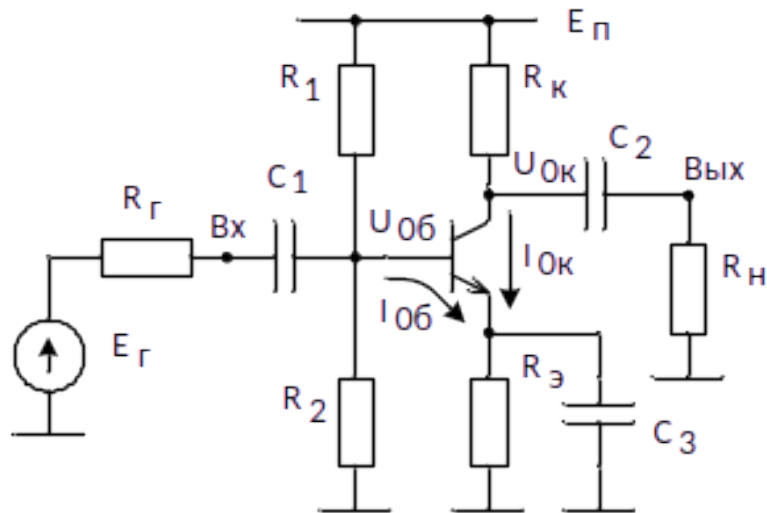


Рисунок 1.1 — Схема усилителя с общим эмиттером

Здесь:

- E_r, R_r – эквивалентные параметры источника сигнала;
- R_n – эквивалент нагрузки;
- R_1, R_2 – цепь смещения, обеспечивающая активный режим работы биполярного транзистора (БТ);
- R_k – нагрузка БТ по постоянному току;
- R_3 – резистор отрицательной обратной связи и термостабилизации рабочей точки БТ;
- C_1, C_2 – разделительные конденсаторы, исключающие взаимное влияние усилителя, источника сигнала и нагрузки по постоянному току;
- C_3 – конденсатор, подключающий эмиттер БТ к общему проводу по переменному сигналу и обеспечивающий вместе с конденсатором C_1 передачу всего входного переменного сигнала на управляющий переход база-эмиттер БТ.

Принцип работы усилителя иллюстрируется временными диаграммами на рис. 1.2.

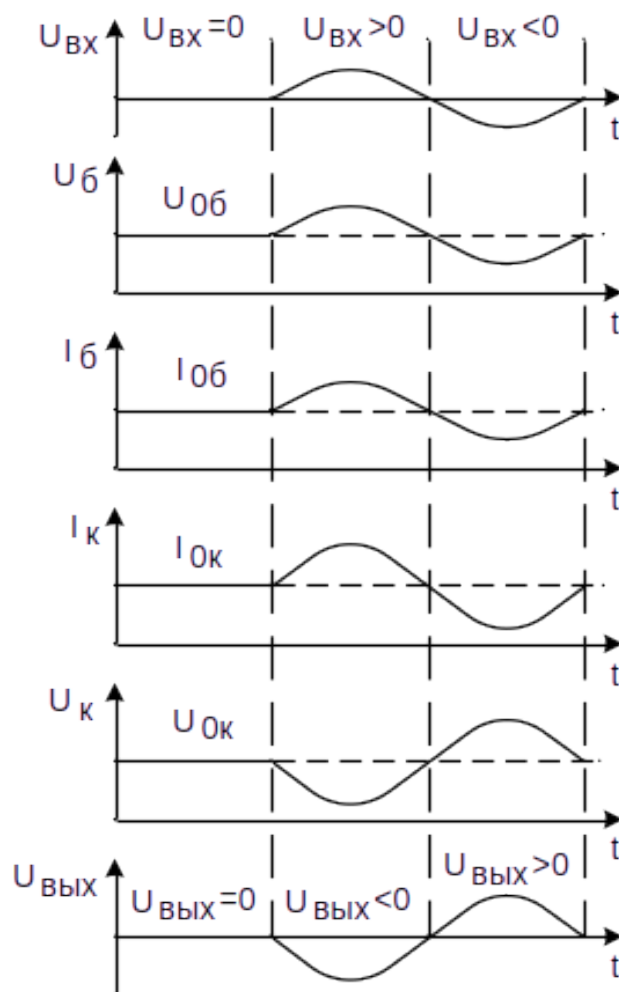


Рисунок 1.2 — Временные диаграммы усилителя

При нулевом значении переменного входного напряжения $U_{ВХ} = 0$ цепью смещения на базу БТ подается постоянное начальное напряжение $U_{0б}$, под действием которого открывается переход база-эмиттер, и БТ поддерживается в активном режиме. Протекают постоянные начальные токи базы $I_{0б}$ и коллектора $I_{ок} = \beta I_{0б}$. На коллекторе присутствует начальное напряжение:

$$U_{ок} = E_{п} - I_{ок}R_{к} \approx \frac{E_{п}}{2}.$$

(Далее вместе с понятиями «начальные напряжения и токи» также используются эквивалентные им понятия «напряжения и токи покоя»).

Выходное напряжение равно нулю, так как конденсатор C_2 не пропускает постоянный ток с цепи коллектора на выход.

При положительной полуволне входного усиливаемого сигнала $U_{вх} > 0$ напряжение на базе увеличивается относительно начального значения. Токи базы и коллектора БТ также увеличиваются, а напряжение на коллекторе уменьшается. Конденсатор C_2 пропускает переменную составляющую напряжения с коллектора, и на выходе формируется отрицательная полуволна усиленного сигнала.

При отрицательной полуволне входного сигнала $U_{вх} < 0$ напряжение на базе уменьшается. Соответственно уменьшаются токи базы и коллектора, а напряжение на коллекторе увеличивается. На выходе формируется положительная полуволна переменного напряжения.

Усиление происходит за счет усиления тока в БТ и больших сопротивлений R_k и R_n , на которых формируется переменная составляющая выходного напряжения при протекании переменного тока коллектора. Как видно из временных диаграмм, усилитель по схеме с ОЭ является инвертирующим: при положительной полуволне входного переменного напряжения на выходе формируется отрицательная полуволна и наоборот.

1.2. Порядок построения эквивалентной схемы усилителя для переменного сигнала

При построении эквивалентной схемы учитывают:

1. Сопротивление конденсаторов переменному сигналу много меньше сопротивления других компонентов схемы, поэтому его считают равным нулю, и конденсаторы в эквивалентной схеме заменяют перемычками.

2. Источник питания E_n считают идеальным источником напряжения с нулевым внутренним сопротивлением, поэтому по переменному сигналу шина питания эквипотенциальна общему проводу, и в эквивалентной схеме ее соединяют с общим проводом.

3. Вместо реального БТ используют малосигнальную физическую модель или модель в виде линейного четырехполюсника. Используем упрощенную малосигнальную модель [3], полагая, что условия для ее применения выполняются.

На рис. 1.3, а представлена эквивалентная схема усилителя на БТ с ОЭ, полученная путем применения указанных выше правил.

Здесь и далее токи и напряжения представляют собой малые приращения соответствующих величин.

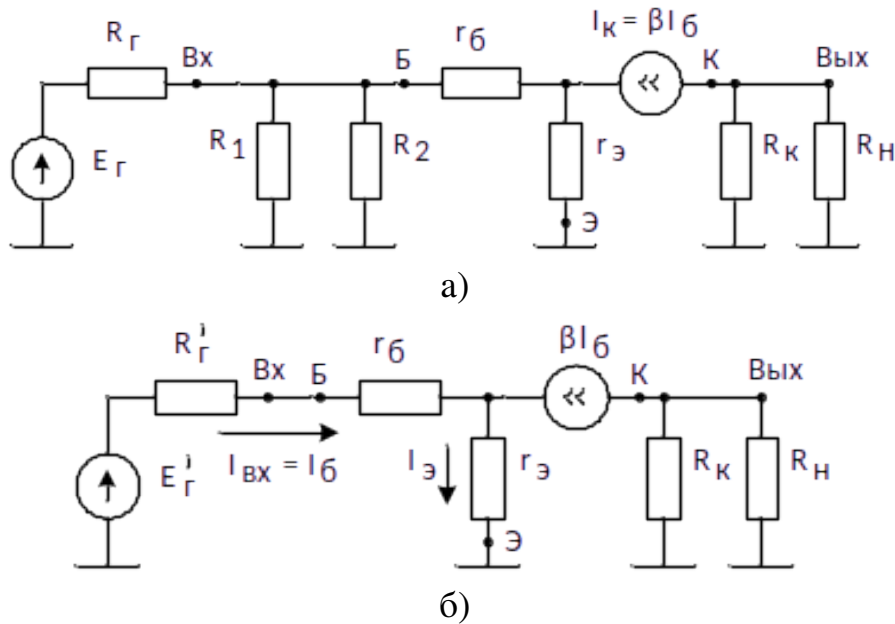


Рисунок 1.3 — Эквивалентные схемы усилителя

Для упрощения схемы резисторы цепи смещения R_1 , R_2 могут быть отнесены к источнику сигнала. Используя преобразования по методу эквивалентных источников [3], получаем новые значения параметров источника сигнала $E'_Г = \frac{E_Г}{R_Г} (R_Г \parallel R_1 \parallel R_2)$ и $R'_Г = R_Г \parallel R_1 \parallel R_2$. Эквивалентная схема принимает вид рис. 1.3,б.

1.3. Параметры усилителя для переменного сигнала

1. Входное сопротивление

Определяется выражением $R_{вх} = \frac{U_{вх}}{I_{вх}}$. Представим входное напряжение как сумму падений напряжений на элементах $r_б$ и $r_э$:

$$U_{вх} = I_б r_б + I_э r_э = I_б (r_б + (1 + \beta) r_э).$$

Учитывая, что входной ток – это ток базы, получаем

$$R_{вх} = r_б + (1 + \beta) r_э.$$

Если в схеме усилителя отсутствует конденсатор C_3 , как в рассчитываемой далее схеме, то в эквивалентной схеме последовательно с сопротивлением $r_э$ появляется сопротивление $R_э$. Тогда входное сопротивление определится в виде

$$R_{\text{вх}} = r_э + (1 + \beta)(r_э + R_э).$$

В этом случае хорошее приближение при расчете входного сопротивления дает упрощенная формула $R_{\text{вх}} \approx (1 + \beta)R_э$.

Найденное сопротивление является входным сопротивлением транзистора со стороны базы. Для того, чтобы найти общее входное сопротивление усилителя, необходимо учесть резисторы цепи смещения как параллельные входному сопротивлению транзистора:

$$R_{\text{вх общ}} = R_{\text{вх}} \parallel R_1 \parallel R_2.$$

2. Выходное сопротивление

Определяется при отключенной нагрузке в соответствии с выражением $R_{\text{вых}} = \frac{U_{\text{вых}}}{I_{\text{вых}}}$. Поскольку выходная цепь усилителя в эквивалентной схеме отделена от входной цепи идеальным источником тока $\beta I_б$ с бесконечно большим сопротивлением, то входная цепь не влияет на выходное сопротивление. Тогда выходное сопротивление будет определяться только сопротивлением $R_к$, то есть $R_{\text{вых}} = R_к$.

Экспериментально выходное сопротивление можно определить, используя два последовательно подключаемых к выходу резистора нагрузки разного номинала $R_{н1}$, $R_{н2}$ и соответствующие им два значения выходного напряжения $U_{\text{вых1}}$ и $U_{\text{вых2}}$. Представляя выход усилителя в виде эквивалентного источника напряжения с параметрами $E_{\text{вых}}$ и $R_{\text{вых}}$, можно составить систему уравнений и, разрешив ее, найти $R_{\text{вых}}$:

$$\begin{cases} U_{\text{вых1}} = E_{\text{вых}} \frac{R_{н1}}{R_{\text{вых}} + R_{н1}}; \\ U_{\text{вых2}} = E_{\text{вых}} \frac{R_{н2}}{R_{\text{вых}} + R_{н2}}. \end{cases}$$

3. Коэффициент усиления по напряжению

Без учета параметров источника сигнала его определяют в виде $K_u = \frac{U_{\text{ВЫХ}}}{U_{\text{ВХ}}}$. Найдем коэффициент усиления с учетом сопротивления источника сигнала: $K_u = \frac{U_{\text{ВЫХ}}}{E'_\Gamma}$.

Выходное напряжение усилителя для принятого в эквивалентной схеме направления тока коллектора можно записать в виде $U_{\text{ВЫХ}} = -\beta I_\delta (R_K \parallel R_H)$. Напряжение источника сигнала представляет собой сумму напряжений на его внутреннем сопротивлении R'_Γ и входном сопротивлении усилителя $R_{\text{ВХ}}$: $E'_\Gamma = I_\delta (R'_\Gamma + R_{\text{ВХ}})$. Тогда коэффициент усиления по напряжению запишется в виде

$$K_u = -\beta \frac{R_K \parallel R_H}{R'_\Gamma + R_{\text{ВХ}}}. \quad (1)$$

Минус в формуле показывает, что усилитель является инвертирующим. В частном случае, когда $R'_\Gamma \ll R_{\text{ВХ}}$ (условие согласования источника сигнала и усилителя по напряжению) и $R_\delta \gg r_\delta$ при отсутствии в схеме C_3 формула (1) упрощается до вида

$$K_u = -\frac{\beta}{1 + \beta} \cdot \frac{R_K \parallel R_H}{R_\delta} \approx -\frac{R_K \parallel R_H}{R_\delta}.$$

Если на выходе усилителя выполняется условие согласования по напряжению, то есть $R_{\text{ВЫХ}} = R_K \ll R_H$, то последняя формула сводится к виду $K_u = -\frac{R_K}{R_\delta}$.

4. Коэффициент усиления по току

Преобразуем эквивалентный источник напряжения на входе усилителя в эквивалентный источник тока. Выходную цепь усилителя также представим эквивалентным источником тока. Получаем другой вариант эквивалентной схемы усилителя (рис. 1.4).

Коэффициент усиления по току найдем в виде $K_i = \frac{I_H}{I'_\Gamma}$. Рассматривая фрагменты эквивалентной схемы как делители тока на входе и на выходе, запишем $I_\delta = I'_\Gamma \frac{R'_\Gamma}{R'_\Gamma + R_{\text{ВХ}}}$; отсюда находим ток источника $I'_\Gamma = I_\delta \frac{R'_\Gamma + R_{\text{ВХ}}}{R'_\Gamma}$ и ток нагрузки $I_H = \beta I_\delta \frac{R_K}{R_K + R_H}$.

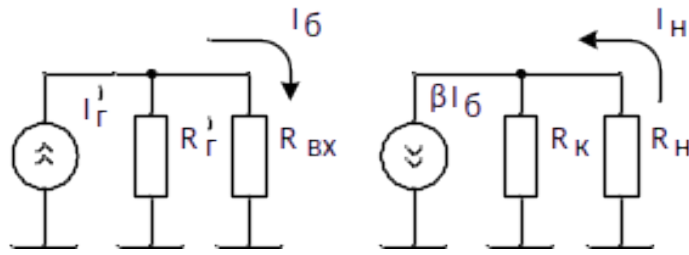


Рисунок 1.4. — Преобразованная эквивалентная схема усилителя

Подставляя последние выражения в формулу для коэффициента усиления по току, получаем

$$K_i = \beta \frac{R'_Г}{R'_Г + R_{ВХ}} \cdot \frac{R_К}{R_К + R_Н}. \quad (2)$$

Как следует из формулы (2), максимально возможное значение коэффициента усиления тока равно β и достигается при выполнении условий согласования по току на входе $R'_Г \gg R_{ВХ}$ и выходе $R_К \gg R_Н$ усилителя. В этом случае весь ток $I'_Г$ источника втекает в базу БТ, а весь ток коллектора $I_К$ протекает через нагрузку.

5. Коэффициент усиления по мощности

Может быть найден как произведение коэффициентов усиления по напряжению и току $K_p = K_u \cdot K_i$, если эти коэффициенты определены при неизменных условиях согласования источника сигнала с усилителем и усилителя с нагрузкой.

Как следует из проведенного анализа, усилитель по схеме с ОЭ обладает усилением по всем трем электрическим величинам – напряжению, току и мощности. Этим он отличается от усилителей на БТ с общей базой (ОБ) и общим коллектором (ОК) и поэтому применяется наиболее часто.

1.4. Исходные данные для расчета усилителя

Расчету подлежит схема усилителя на рис. 1.5, где в отличие от схемы на рис. 1.1 отсутствует конденсатор в цепи эмиттера БТ, т.е. резистор $R_Э$ создает отрицательную обратную связь по току для переменного сигнала и влияет на параметры усилителя.

В качестве исходных для расчета используются параметры:

- амплитуда напряжения холостого хода источника сигнала $E_{Гm}$;
- внутреннее сопротивление источника $R_Г$;

- амплитуда напряжения на нагрузке $U_{нм}$;
- эквивалентное сопротивление нагрузки $R_{н}$;
- нижняя частота усиления $f_{н}$;
- коэффициент частотных искажений $M_{н}$ на частоте $f_{н}$.

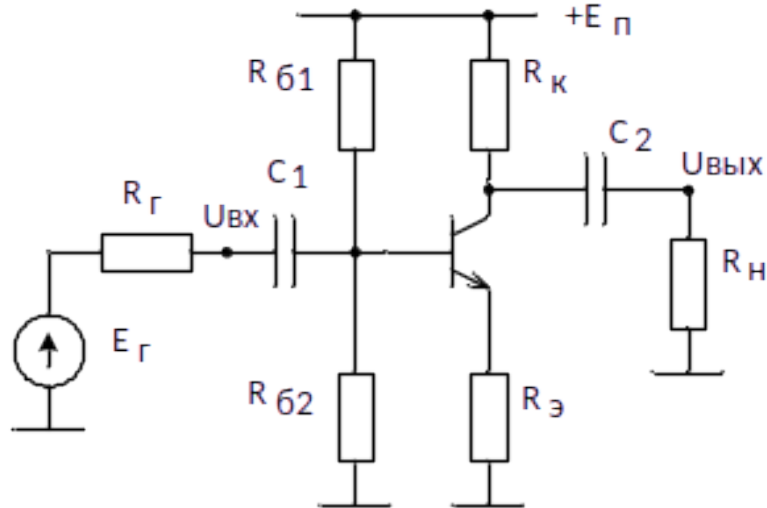


Рисунок 1.5 — Схема усилителя для расчета

1.5. Методика расчета параметров элементов схемы

1. Определение заданного коэффициента усиления по напряжению:

$$K_u = \frac{U_{нм}}{E_{гм}}$$

2. Расчет сопротивления резистора коллекторной цепи транзистора:

$$R_k = (1 + K_R) \cdot R_n,$$

где K_R – коэффициент соотношения сопротивлений R_k и R_n .

$$K_R = 1.2 \dots 1.5 \quad \text{при } R_n \leq 1 \text{ кОм};$$

$$K_R = 1.5 \dots 5.0 \quad \text{при } R_n > 1 \text{ кОм}.$$

Рекомендуется выбирать $K_R = 1,5$. После расчета номинал R_n выбрать из ряда E24 (Приложение А) путем округления в большую сторону.

3. Расчет сопротивления нагрузки транзистора по переменному току:

$$R'_H = R_K \parallel R_H = \frac{R_K \cdot R_H}{R_K + R_H}.$$

4. Расчет амплитуды переменного тока коллектора:

$$I_{km} = \frac{U_{Hm}}{R'_H}.$$

5. Ток коллектора в начальной рабочей точке (ток покоя):

$$I_{0k} = \frac{I_{km}}{K_3}.$$

где $K_3 = 0.7 \dots 0.95$ – коэффициент запаса. Рекомендуется выбирать $K_3 = 0,7$, что соответствует минимальным искажениям сигнала.

6. Минимальное напряжение коллектор-эмиттер в точке покоя:

$$U_{kэmin} = U_0 + U_{Hm}.$$

где U_0 – граничное напряжение коллектор-эмиттер между активным режимом и насыщением. Выбирается: $U_0 = 1$ В для маломощных транзисторов ($P_K \leq 150$ мВт); $U_0 = 2$ В - для других.

7. Напряжение коллектор-эмиттер в начальной рабочей точке (точке покоя) $U_{0кэ}$:

если $U_{kэmin} < 5$ В, то $U_{0кэ} = 5$ В;

если $U_{kэmin} \geq 5$ В, то $U_{0кэ} = U_{kэmin}$.

8. Расчет сопротивления резистора ООС:

$$R_э = \frac{R'_H}{K_u}.$$

$R_э$ округляется до значения из ряда E24 в меньшую сторону.

9. Определение напряжения питания:

$$E_{\Pi} = U_{0кэ} + I_{0k}(R_K + R_э).$$

Округляется до целого числа в большую сторону.

10. Выбор транзистора по предельным параметрам из условий:

$$\begin{aligned}U_{кэmax} &> E_{п}, \\I_{кmax} &> \frac{E_{п}}{R_{к} + R_{э}}, \\P_{кmax} &> \frac{E_{п}}{R_{к} + R_{э}} \cdot E_{п},\end{aligned}$$

где:

$U_{кэmax}$ – максимальное постоянное напряжение коллектор-эмиттер;

$I_{кmax}$ – максимальный постоянный ток коллектора;

$P_{кmax}$ – максимальная мощность на коллекторе транзистора.

В большинстве случаев подходят транзисторы малой мощности ($P_{кmax} \leq 150$ мВт). Рекомендуется выбирать транзисторы с коэффициентом усиления тока $\beta \geq 50$.

11. Ток базы покоя транзистора:

$$I_{0б} = \frac{I_{0к}}{\beta}.$$

12. Определение напряжения покоя $U_{0бэ}$. Используем выражение для ВАХ эмиттерного перехода:

$$I_{э} = I_{э0} \left(\exp \left(\frac{U_{0бэ}}{m\varphi_{т}} \right) - 1 \right),$$

где:

$I_{э0}$ — обратный ток перехода;

m — поправочный коэффициент, $m = 1...3$, рекомендуются $m = 2$;

$\varphi_{т} = 25$ мВ.

Для $U_{0бэ} > 3m\varphi_{т} = 150$ мВ единицей в выражении для ВАХ можно пренебречь.

Тогда с учетом зависимости $I_{б} = \frac{I_{э}}{1 + \beta}$ можно получить

$$U_{0бэ} = m\varphi_{т} \ln \left(\frac{I_{0б}(1 + \beta)}{I_{э0}} \right) \approx m\varphi_{т} \ln \frac{I_{0к}}{I_{э0}}.$$

Напряжение $U_{0бэ}$ также может быть определено по входной характеристике транзистора для активного режима работы в схеме с ОЭ по значению $I_{0б}$.

13. Ток делителя цепи смещения: $I_{д} = (5...10)I_{0б}$.

14. Расчет сопротивления цепи смещения производится по формулам:

$$R_{\delta 2} = \frac{U_{0\delta\delta} + I_{0\kappa} \cdot R_{\delta}}{I_{\delta}},$$

$$R_{\delta 1} = \left(\frac{E_{\pi}}{U_{0\delta\delta} + I_{0\kappa} \cdot R_{\delta}} - 1 \right) R_{\delta 2}.$$

15. Эквивалентное сопротивление цепи смещения:

$$R_{\delta} = \frac{R_{\delta 1} \cdot R_{\delta 2}}{R_{\delta 1} + R_{\delta 2}}.$$

16. Расчет входного сопротивления усилителя:

$$R_{\text{вх}} = R_{\delta} \parallel R_{\text{вх}\delta} = \frac{R_{\delta} \cdot R_{\text{вх}\delta}}{R_{\delta} + R_{\text{вх}\delta}},$$

где $R_{\text{вх}\delta} = (1 + \beta) \cdot (r_{\delta} + R_{\delta})$, $r_{\delta} = \frac{\varphi_{\Gamma}}{I_{0\kappa}}$.

17. Расчет разделительных конденсаторов. Принимаем вклады C_1 и C_2 в частотные искажения на частоте $f_{\text{н}}$ равными:

$$M_{\text{нс}1} = M_{\text{нс}2} = M_{\text{нс}} = \sqrt{M_{\text{н}}},$$

тогда

$$C_1 = \frac{1}{2\pi f_{\text{н}}(R_{\Gamma} + R_{\text{вх}})\sqrt{M_{\text{нс}}^2 - 1}};$$

$$C_2 = \frac{1}{2\pi f_{\text{н}}(R_{\kappa} + R_{\text{н}})\sqrt{M_{\text{нс}}^2 - 1}}.$$

После расчёта ёмкости выбирать из ряда Е12 в большую сторону (Приложение А).

18. Проверка усилителя на соответствие заданному значению коэффициента усиления по напряжению $K_{\text{н}}$. Используем для расчета действительного коэффициента усиления точную формулу: $K_{\text{нд}} = \beta \frac{R'_{\text{н}}}{R'_{\Gamma} + R_{\text{вх}\delta}}$, где $R'_{\Gamma} = \frac{R_{\Gamma} \cdot R_{\delta}}{R_{\Gamma} + R_{\delta}}$. Если $K_{\text{нд}}$ и $K_{\text{н}}$ расходятся не более, чем на 10%, расчет удовлетворяет заданию.

19. Проверка режима по постоянному току:

$$U_{0к} = E_{п} - I_{0к} \cdot R_{к};$$

$$U_{0э} = I_{0к} \cdot R_{э};$$

$$U_{0б} = U_{0э} + U_{0бэ}.$$

20. Проверка работоспособности схемы по условиям:

$U_{0к} > U_{0б}$ - активный режим транзистора выполняется;

$U_{0к} - U_{0б} > U_{нм}$
 $I_{0к} \cdot R_{к} > U_{нм}$ } - класс усиления А обеспечивается.

21. Проверка работоспособности схемы в среде схемотехнического моделирования Micro-Cap.

1.6. Пример расчета усилителя

Исходные данные:

$$E_{гм} = 0,2 \text{ В};$$

$$R_{г} = 150 \text{ Ом};$$

$$U_{нм} = 2,2 \text{ В};$$

$$R_{н} = 1 \text{ кОм};$$

$$f_{н} = 20 \text{ Гц};$$

$$M_{н} = 1,4.$$

Расчет:

$$1) K_u = \frac{U_{нм}}{E_{гм}} = \frac{2,2}{0,2} = 11.$$

$$2) K_R = 1,5.$$

$$R_{к} = (1 + K_R) \cdot R_{н} = (1 + 1,5) \cdot 1 = 2,5 \text{ кОм}.$$

Выберем из ряда E24 $R_{к} = 2,4 \text{ кОм}$.

$$3) R'_{н} = \frac{R_{к} \cdot R_{н}}{R_{к} + R_{н}} = \frac{2,4 * 1}{2,4 + 1} = 0,71 \text{ кОм}.$$

$$4) I_{км} = \frac{U_{км}}{R'_{н}} = \frac{2,2}{0,71} = 3,1 \text{ мА}.$$

$$5) I_{0к} = \frac{I_{км}}{K_3} = \frac{3,1}{0,7} = 4,4 \text{ мА.}$$

$$6) K_{кэmin} = U_0 + U_{нmin} = 1 + 2,2 = 3,2 \text{ В.}$$

$$7) U_{0кэ} = 5 \text{ В.}$$

$$8) R_э = \frac{R'_н}{K_u} = \frac{0,71}{11} = 0,065 \text{ кОм.}$$

Выбираем 62 Ом.

$$9) E_{п} = U_{0кэ} + I_{0к} \cdot (R_к + R_э) = 5 + 4,4 \cdot (2,4 + 0,062) = 15,6 \text{ В.}$$

Выбираем $E_{п} = 16 \text{ В.}$

10) Используем транзистор КТ315Г с параметрами:

$$\beta = 50 \dots 350;$$

$$U_{кэmax} = 35 \text{ В} > 16 \text{ В};$$

$$I_{кmax} = 100 \text{ мА} > 4,4 \text{ мА};$$

$$P_{кmax} = 150 \text{ мВт} > 4,4 \cdot 16 = 70,4 \text{ мВт};$$

$$I_{э0} = 1 \text{ мкА.}$$

$$11) I_{0б} = \frac{I_{0к}}{\beta} = \frac{4,4}{50} = 0,088 \text{ мА} = 8,8 \text{ мкА.}$$

$$12) U_{0бэ} = m\varphi_T \ln \frac{I_{0б}(1 + \beta)}{I_{э0}} \approx m\varphi_T \ln \frac{I_{0к}}{I_{э0}} = 2 \cdot 0,025 \cdot \ln \frac{4,4}{1 \cdot 10^{-3}} = 0,42 \text{ В.}$$

$$13) I_{д} = (5 \dots 10) \cdot I_{0б} = 5 \cdot 0,088 = 0,44 \text{ мА.}$$

$$14) R_{б2} = \frac{U_{0бэ} + I_{0к} \cdot R_э}{I_{д}} = \frac{0,42 + 4,4 \cdot 0,062}{0,44} = 1,57 \text{ кОм.}$$

Выбираем $R_{б2} = 1,5 \text{ кОм.}$

$$R_{б1} = \left(\frac{E_{п}}{U_{0бэ} + I_{0к} \cdot R_э} - 1 \right) R_{б2} = \left(\frac{16}{0,42 + 4,4 \cdot 0,062} - 1 \right) \cdot 1,5 = 33,3 \text{ кОм.}$$

Выбираем $R_{б1} = 33 \text{ кОм.}$

$$15) R_6 = \frac{R_{61} \cdot R_{62}}{R_{61} + R_{62}} = \frac{33 \cdot 1,5}{33 + 1,5} = 1,43 \text{ кОм.}$$

$$16) r_3 = \frac{\varphi_T}{I_{0к}} = \frac{25}{4,4} = 5,7 \text{ Ом.}$$

Рассчитаем входное сопротивление:

$$R_{\text{вх}6} = (1 + \beta) \cdot (r_3 + R_3) = (1 + 50) \cdot (5,7 + 62) = 3451 \text{ Ом} = 3,45 \text{ кОм.}$$

$$R_{\text{вх}} = R_6 \parallel R_{\text{вх}6} = \frac{R_6 \cdot R_{\text{вх}6}}{R_6 + R_{\text{вх}6}} = \frac{1,43 \cdot 3,45}{1,45 + 3,45} = 1,01 \text{ кОм.}$$

$$17) M_{\text{нс}1} = M_{\text{нс}2} = M_{\text{нс}} = \sqrt{M_{\text{н}}} = \sqrt{1,4} = 1,18.$$

Рассчитаем ёмкость C_1 :

$$C_1 = \frac{1}{2\pi f_{\text{н}}(R_{\text{г}} + R_{\text{вх}})\sqrt{M_{\text{нс}}^2 - 1}} = \frac{1}{2 \cdot 3,14 \cdot 20(150 + 1010)\sqrt{1,4 - 1}} = 1,09 \cdot 10^{-5} \text{ Ф} = 10,9 \text{ мкФ.}$$

Выбираем из ряда E12 ближайший больший номинал

$$C_1 = 12 \text{ мкФ.}$$

Рассчитаем ёмкость C_2 :

$$C_2 = \frac{1}{2\pi f_{\text{н}}(R_{\text{к}} + R_{\text{н}})\sqrt{M_{\text{нс}}^2 - 1}} = \frac{1}{2 \cdot 3,14 \cdot 20(2400 + 1000)\sqrt{1,4 - 1}} = 1,6 \cdot 10^{-6} \text{ Ф} = 1,6 \text{ мкФ.}$$

Выбираем $C_2 = 2 \text{ мкФ.}$

$$18) K_{\text{уд}} = \beta \frac{R'_{\text{н}}}{R'_{\text{г}} + R_{\text{вх}6}}.$$

Рассчитаем эквивалентное сопротивление $R'_{\text{г}}$:

$$R'_{\text{г}} = \frac{R_{\text{г}} \cdot R_6}{R_{\text{г}} + R_6} = \frac{0,15 \cdot 1,43}{0,15 + 1,43} = 0,136 \text{ кОм} = 136 \text{ Ом};$$

$$K_{\text{уд}} = 50 \cdot \frac{0,71}{0,136 + 3,45} = 9,9.$$

19) Режим по постоянному току:

$$E_{\Pi} = 16 \text{ В};$$

$$U_{0\text{к}} = E_{\Pi} - I_{0\text{к}} \cdot R_{\text{к}} = 16 - 4,4 \cdot 2,4 = 5,4 \text{ В};$$

$$U_{0\text{э}} = I_{0\text{к}} \cdot R_{\text{э}} = 4,4 \cdot 0,062 = 0,27 \text{ В};$$

$$U_{0\text{б}} = U_{0\text{э}} + U_{0\text{бэ}} = 0,27 + 0,42 = 0,69 \text{ В}.$$

20) Проверка работоспособности схемы:

$U_{0\text{к}} = 5,4 \text{ В} > U_{0\text{б}} = 0,69 \text{ В}$ - активный режим транзистора выполняется;

$U_{0\text{к}} - U_{0\text{б}} = 5,4 - 0,69 = 4,71 \text{ В} > U_{\text{нм}} = 2,2 \text{ В}$
 $I_{0\text{к}} \cdot R_{\text{к}} = 4,4 \cdot 2,4 = 10,56 \text{ В} > U_{\text{нм}} = 2,2 \text{ В}$ } - класс усиления А
 обеспечивается.

21) Моделирование схемы в среде Micro-Cap. В редакторе программы схемотехнического моделирования Micro-Cap собирается схема усилителя и задаются параметры всех элементов, полученные расчетным путем. В связи с присутствием в базе программы ограниченного количества биполярных транзисторов рекомендуется использовать транзистор \$Generic_n с параметрами, соответствующими маломощному транзистору n-p-n-типа среднего качества. Далее запускается режим анализа схемы по постоянному току Dynamic DC (рис. 1.6).

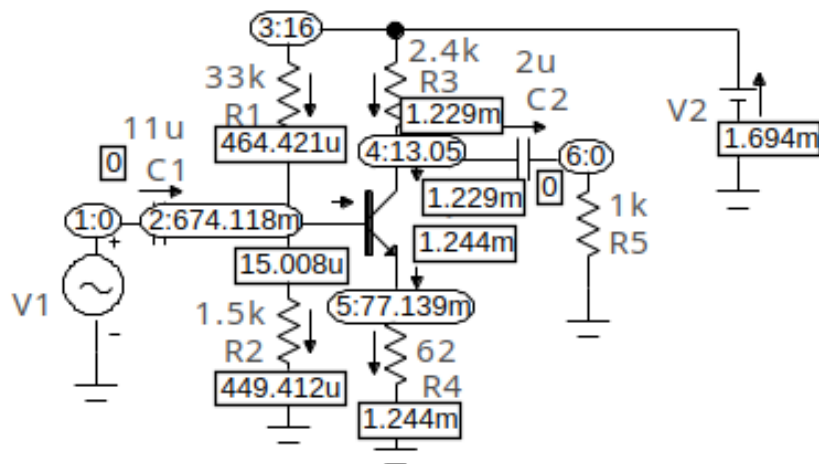


Рисунок 1.6. — Рассчитанная схема усилителя в режиме анализа Dynamic DC программы Micro-Cap

На схеме в овальных окнах отображаются номера узлов схемы и значения напряжений; в прямоугольных окнах – значения тока в соответствующих цепях.

Как видно, начальное напряжение коллектор-эмиттер (напряжение покоя) составляет $13,05 - 0,07 = 12,98$ В и превышает расчетное 5 В, что ограничивает амплитуду положительных значений напряжения на выходе усилителя.

Производим регулировку рабочей точки усилителя путем подбора (подстройки) значения сопротивления одного из резисторов цепи смещения – R_1 или R_2 . Необходимо уменьшить сопротивление R_1 или увеличить сопротивление R_2 . На рис. 1.7. представлена схема с измененным и соответствующим ряду E24 сопротивлением R_2 .

В результате напряжение на коллекторе транзистора доведено до уровня примерно половины напряжения питания 7,949 В.

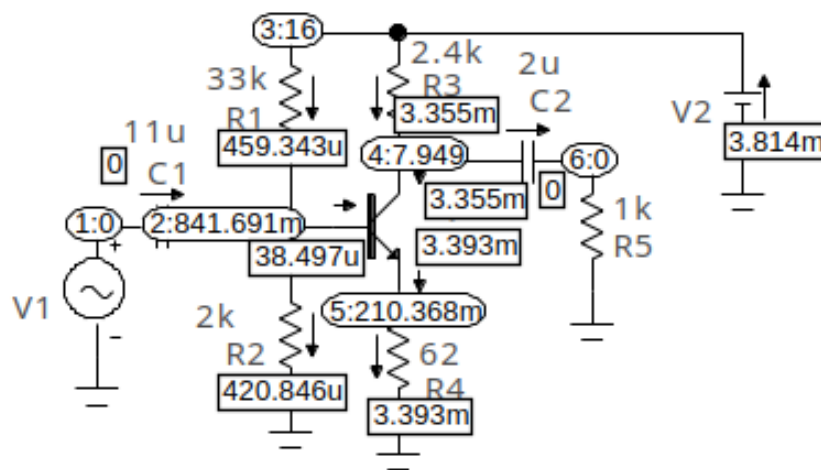


Рисунок 1.7. — Схема усилителя в режиме анализа Dynamic DC после подстройки резистора R2 цепи смещения

Следующим этапом является проверка работы усилителя при усилении переменного (синусоидального) напряжения. Для этого для источника входного синусоидального сигнала V_1 задаются параметры, указанные в исходном задании – амплитуда 0,2 В и внутреннее сопротивление 150 Ом. Частоту сигнала установим 1 кГц, что соответствует диапазону усиливаемых частот.

На рис. 1.8 представлены временные диаграммы напряжений на входе $V(1)$, на базе $V(2)$ и коллекторе $V(4)$ транзистора и на выходе схемы $V(6)$, полученные в режиме Transient программы Micro-Cap.

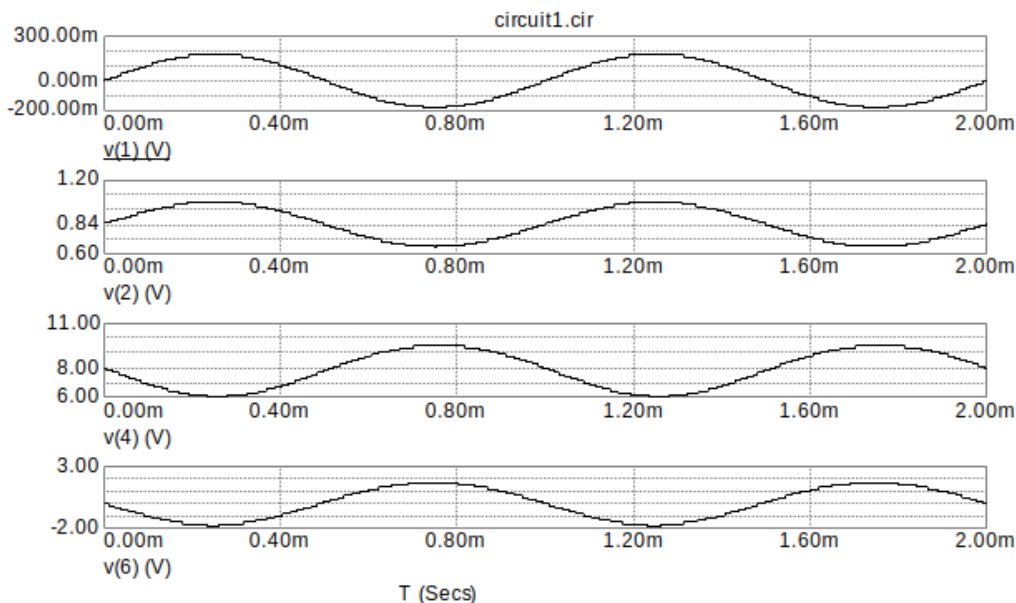


Рисунок 1.8. — Временные диаграммы усилителя для синусоидального входного сигнала

Как видно, диаграммы соответствуют теоретическим, представленным выше, коэффициент усиления схемы близок к расчетному. Точные параметры схемы могут быть получены средствами программы Micro-Cap при проведении дальнейших исследований.

Контрольные вопросы

1. Объясните назначение элементов схемы усилителя.
2. Какая схема включения БТ используется в усилителе?
3. Какой режим работы БТ используется в схеме усилителя?
4. Какие элементы схемы обеспечивают режим работы БТ?
5. Нарисуйте временные диаграммы сигнала на входе усилителя, базе и коллекторе транзистора, выходе схемы и объясните принцип работы усилителя.
6. Поясните порядок построения эквивалентной схемы усилителя.
7. Для переменного или постоянного сигналов используется эквивалентная схема усилителя?
8. Нарисуйте эквивалентную схему усилителя ОЭ и выведите основные параметры для переменного сигнала.
9. Назовите последовательность расчета элементов схемы усилителя.
10. Какой вида анализа программы Micro-Cap используется при настройке рабочей точки усилителя?

2. СИНТЕЗ ЦИФРОВОЙ ЛОГИЧЕСКОЙ СХЕМЫ

2.1. Способы задания булевых функций

Функцией Буля $F = F(X_1, \dots, X_n)$ называется такая функция, у которой независимые переменные (аргументы) X_1, \dots, X_n могут принимать значения 0 или 1, и сама функция F в зависимости от комбинации X_1, \dots, X_n принимает значения 0 или 1.

Любая функция $F = F(X_1, \dots, X_n)$, имеющая область определения 2^n двоичных наборов, может быть задана одним из трёх способов:

1. Задание булевой функции в виде алгебраического выражения (в дизъюнктивной или конъюнктивной нормальной форме, канонической, смешанной и др.).

Пример задания функции в дизъюнктивной нормальной форме (ДНФ):

$$F(X_1, X_2) = \underset{\text{терм}}{X_1 \cdot \overline{X_2}} \vee \underset{\text{терм}}{\overline{X_1} \cdot X_2}$$

В этом случае переменные, объединённые знаком конъюнкции (&), без знака или точкой (\cdot), как в приведённом выше примере, образуют терм. Термы объединяются знаком дизъюнкции (\vee).

Пример задания функции в конъюнктивной нормальной форме (КНФ):

$$F(X_1, X_2) = \underset{\text{терм}}{(\overline{X_1} \vee X_2)} \underset{\text{терм}}{(X_1 \vee \overline{X_2})}$$

В этом случае переменные объединяются в терме знаком дизъюнкции, а термы между собой объединяются знаком конъюнкции. Здесь и далее приняты обозначения значений функции и аргументов: $F = 1, \overline{F} = 0, X = 1, \overline{X} = 0$.

2. Задание булевой функции в виде таблицы истинности, в которой указаны все наборы значений входных переменных и значений функции на этих наборах.

Пример таблицы истинности представлен на рис. 2.1

X_1	X_2	F
0	0	0
0	1	1
1	0	1
1	1	1

Рисунок 2.1 - Таблица истинности для функции $F = X_1 \cdot \overline{X_2} \vee \overline{X_1} \cdot X_2$

Компактной формой задания таблицы истинности являются карты Карно (карты Вейча), в которых значения функции указываются в клетках для всех комбинаций переменных. Карты Карно позволяют выполнить минимизацию (упрощение) функции и реализующей ее схемы для небольшого числа переменных ($n \leq 6$).

Пример карты Карно для функции с двумя переменными представлен на рис. 2.2.

	X_1	X_2				
			00	01	11	10
			0	1	0	1

Рисунок 2.2 — Карта Карно для функции двух переменных

Карта содержит четыре клетки по числу комбинаций переменных. Над клетками указаны значения аргументов: слева — X_1 , справа — X_2 .

3. Задание булевой функции $F = F(X_1, \dots, X_n)$ в виде кубического комплекса $K(F)$. Этот способ является машинно-ориентированным и фактически является расширением метода карт Карно для больших n .

Кубический комплекс может быть записан в аналитической форме. Рассмотрим примеры записи для функции

$$F(X_1, X_2) = X_1 X_2 \vee \overline{X_1} X_2 \vee X_1 \overline{X_2} \vee \overline{X_1} \overline{X_2} :$$

кубический комплекс нулевой размерности — $K(F)_0 = \begin{pmatrix} 11 \\ 01 \\ 10 \\ 00 \end{pmatrix} ;$

первой размерности — $K(F)_1 = \begin{pmatrix} X1 \\ X0 \end{pmatrix} ;$

второй размерности — $K(F)_2 = (XX) .$

В правой части записи каждая строка в комплексе показывает значения переменных, при которых функция принимает значение 1. Каждая строка называется кубом комплекса. Буква X в данном случае показывает, что переменная может принимать значения 0 или 1. Комплекс нулевой размерности состоит

из кубов нулевой размерности, и, далее, размерность комплекса определяется максимальной размерностью входящих в него кубов.

Все представленные записи кубических комплексов эквивалентны. Чем выше размерность комплекса, тем компактнее запись. Комплексы более высокой размерности являются покрытием комплексов более низкой размерности. В дальнейшем под покрытием будем понимать комплекс максимальной размерности, который можно записать для данной функции, и обозначать покрытие $C(F)$.

2.2. Представление булевых функций на картах Карно

Для функции $F = F(X_1, \dots, X_n)$ выбирается карта на n переменных. При этом функция на некоторых покрытиях (комбинациях значений переменных) может принимать значения 1, на других покрытиях — неопределённое d , а на остальных — 0. В соответствующих клетках карты Карно в этом случае проставляются 1 или d , а 0 обычно не ставится.

Примеры:

1. Пусть задана функция $F = F(X_1, X_2, X_3)$ наборами покрытия

$$C(F) = \left\{ \begin{array}{l} 100 \\ 11X \\ 001 \end{array} \right\}.$$

При представлении в алгебраической форме все кубы покрытия $C(F)$ объединяются знаком дизъюнкции (каждый куб соответствует одному терму), нулевое значение переменной обозначается знаком отрицания или инверсии. То есть дизъюнктивная нормальная форма такой функции имеет вид:

$$F = X_1 \overline{X_2} \overline{X_3} \vee X_1 X_2 \vee \overline{X_1} X_2 X_3.$$

На картах Карно кубам 100 и 011 соответствуют клетки с такими же кодами. Кубу $11X$ соответствуют две клетки столбика 11, так как значение третьей переменной безразлично, и она может принимать значения 0 и 1 (т.е. клетки 110 и 111). Во всех этих клетках проставляем 1 (рис. 2.3).

2. Пусть задана функция $F = F(X_1, X_2, X_3, X_4)$ в виде покрытия

$$C(F) = \left\{ \begin{array}{l} X0X0 \\ X1XX \end{array} \right\}.$$

	X_1	X_2			
		00	01	11	10
X_3	0			1	1
	1		1	1	

Рисунок 2.3 — Карта Карно для трех переменных

Карта Карно для этой функции показана на рис. 2.4. Поскольку вторая и четвертая координаты куба X_0X_0 равны 0, а остальные безразличны, то проставляем единицы во всех клетках с 0 на второй и четвертой позиции (всего будет четыре клетки).

	X_1	X_2			
		00	01	11	10
X_3	00	1	1	1	1
	01		1	1	
	11		1	1	
	10	1	1	1	1

X_0X_0

Рисунок 2.4 — Карта Карно для четырех переменных

Для куба X_1X_1 должна быть равна 1 только вторая координата, поэтому ставим 1 во всех клетках с кодом 1 на второй координате (всего будет 8 таких клеток).

Соответствующим образом осуществляется обратный переход от карты Карно к кубической форме представления функции.

3. Пусть задана функция $F = F(X_1, X_2, X_3, X_4, X_5)$ в виде покрытия

$$C(F) = \left\{ \begin{array}{l} X_0X_01 \\ X_1X_1X_0 \\ 10X_1X_1 \end{array} \right\}. \text{ Соответствующая карта Карно показана на рис. 2.5.}$$

2.3. Переход от булевых выражений к функциональным схемам.

Минимизация схемы

При переходе от кубической записи булевой функции к функциональной схеме переменные одного куба объединяются знаком конъюнкции, т.е. являются

входами одной схемы логического элемента И. Все кубы объединяются друг с другом знаком дизъюнкции, т.е. выходы схем И являются входами одной схемы ИЛИ.

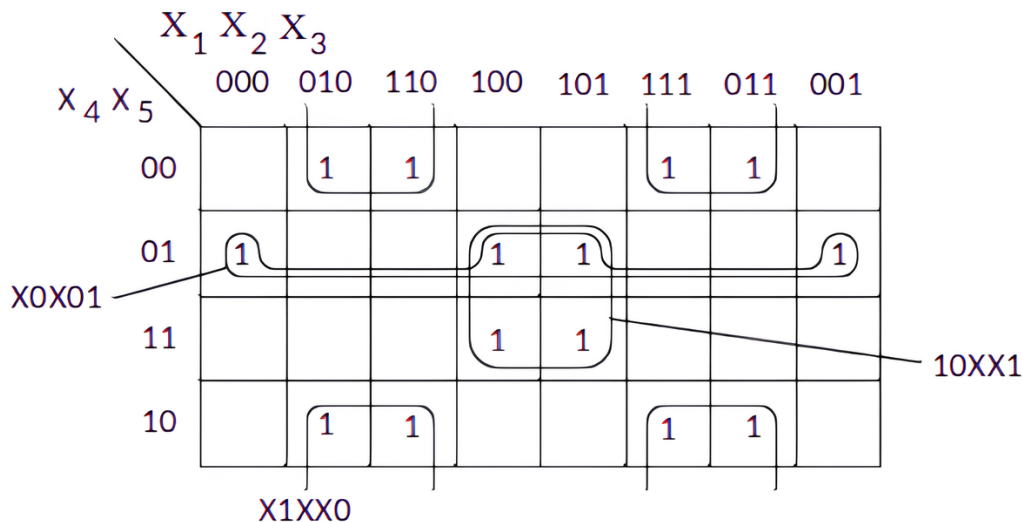


Рисунок 2.5 — Карта Карно на пять переменных

При этом около соответствующего входа схемы И ставится переменная без инверсии, если на соответствующем месте в кубе стоит 1, с инверсией, если на соответствующем месте в кубе стоит 0, и вход остается пустым (отсутствует), если на соответствующем месте стоит X .

Пример. Составим функциональную схему для функции, равной единице на наборе $C(F) = \left\{ \begin{array}{l} 100 \\ 11X \\ 011 \end{array} \right\}$. Функциональная схема представлена на рис. 2.6.

При построении схем возникает задача минимизации стоимости схемы, которая реализует заданную функцию. В качестве меры стоимости схемы используют суммарное число входов W всех элементов И и ИЛИ. Число входов элемента И равно числу символов, не равных X , соответствующего терма, а число входов схемы ИЛИ равно числу термов.

Для кубической формы представления функции стоимость определяется следующим образом. Некоторый куб размерности r имеет стоимость $W(C) = n - r$, где n — общее число координат (аргументов функции). Как мы уже отмечали, размерность r куба равна числу его координат, равных X .

Полная стоимость всего покрытия равна $W(C) = \sum_{i=1}^k (n - r_i) + k$, где k — число кубов, на которых функция равна 1.

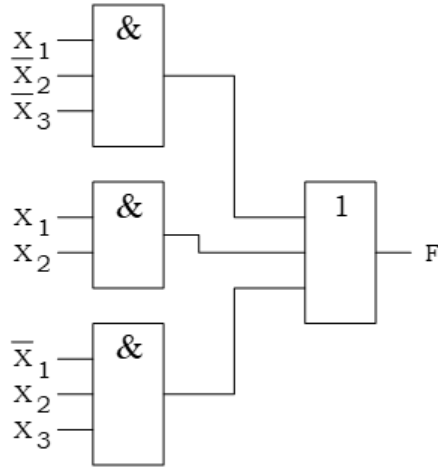


Рисунок 2.6 — Функциональная схема, реализующая функцию $F = X_1\bar{X}_2\bar{X}_3 \vee X_1X_2 \vee \bar{X}_1X_2X_3$.

Пример. Для функции, реализованной на рис. 2.6, имеем: $W(C(F)) = (3 - 0) + (3 - 1) + (3 - 0) + 3 = 11$

В соответствии с выбранной мерой стоимости формулируются следующие принципы минимизации схемы:

1. На картах Карно, там, где функция равна 1, нужно строить кубы максимальной размерности, так как чем выше размерность куба, тем меньше он стоит.
2. Все клетки карты Карно, где функция равна 1, должны быть покрыты минимальным числом кубов, имеющих максимальную размерность.

Пример. Рассмотрим функцию, реализованную схемой рис. 2.6. Карта Карно для этой функции представлена на рис. 2.3. После минимизации получим карту, представленную на рис. 2.7.

		X_1	X_2		
		00	01	11	10
X_3	0			1	1
	1		1	1	

Рисунок 2.7 — Карта Карно после минимизации

Как видно из рис. 2.7, для того чтобы все единицы были покрыты, достаточно взять два куба первой размерности: $C(F) = \left\{ \begin{matrix} 1X0 \\ X11 \end{matrix} \right\}$

Схема, реализующая это покрытие, показана на рис. 2.8.

Стоимость схемы, приведённой на рис. 2.8, $W = (2 + 2) + 2 = 6$.

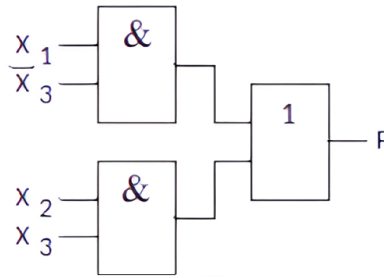


Рисунок 2.8 — Функциональная схема, реализующая минимальное покрытие

Таким образом, после минимизации стоимость схемы уменьшилась на 5 единиц.

Эвристический алгоритм минимизации можно записать следующим образом:

1. Построить максимальные кубы на клетках, где функция равна 1.
2. Найти клетки, которые покрываются только одним кубом (обособленные клетки).
3. Включить в минимальное покрытие все кубы, покрывающие обособленные клетки.
4. Удалить из рассмотрения покрытые клетки. Выбросить из рассмотрения кубы, которые покрывали что-то из выброшенных клеток, если клетки, покрываемые отбрасываемыми кубами, имеют покрытие в виде другого куба равной или большей размерности по сравнению с отбрасываемым кубом.
5. Продолжить процесс поиска.

Пример. Рассмотрим карту Карно для пяти переменных (рис. 2.9).

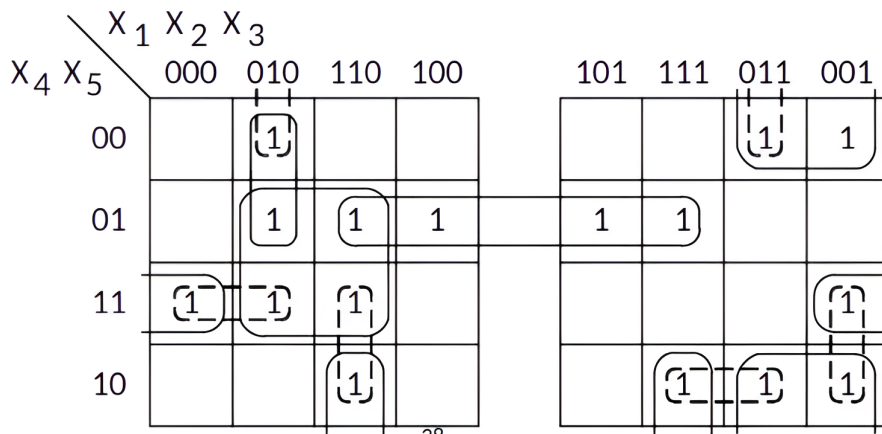


Рисунок 2.9 — Карта Карно для пяти переменных

На этом рисунке сплошными и пунктирными линиями показаны все возможные варианты покрытий кубами максимальной размерности для заданной логической функции.

Обособленными клетками будут клетки 10001, 10101, 11101 и 00100. Они покрываются двумя кубами второй размерности: 1XX01 (для клеток 10001, 10101 и 11101) и 0X1X0 (для клеток 00100). Включим эти клетки в минимальное покрытие. Отбросим из дальнейшего рассмотрения кубы парной размерности 01X00, X1110 и 0011X, как удовлетворяющие п.4 алгоритма. Отбрасываемые кубы показаны на рис. 2.9 пунктиром. После этой операции обособленными станут клетки 01000, 11110 и 00111. Эти метки покрываются кубами первой размерности 0100X, 11X10 и 00X11. Отбросим из дальнейшего рассмотрения одномерные кубы 1101X и 0X011 и для покрытия оставшихся меток используем куб второй размерности X10X1. Кубы, вошедшие в минимальное покрытие, показаны на рис. 2.9 сплошной линией.

Окончательно минимальное покрытие запишется следующим образом:

$$C_{\min} = \left\{ \begin{array}{l} X10X1 \\ 1XX01 \\ 0X1X0 \\ 0100X \\ 00X11 \\ 11X10 \end{array} \right\}.$$

Таким образом, при построении кубов максимальной размерности на картах Карно следует объединять клетки, образующие симметричные формы относительно каких-либо линий сетки карт, при этом общее число объединенных клеток должно быть кратно 2^n , т.е. 2, 4, 8, 16 и т.д.

2.4. Факторизация покрытий

Минимизация по картам Карно даёт минимальное покрытие и двухступенчатую схему. При этом в алгоритме не учитываются два фактора:

1. Возможна другая схемная реализация в виде многоступенчатой схемы, имеющая меньшую стоимость.

2. В алгоритме не учитывается коэффициент объединения по входу – максимальное число входов логического элемента, которое в реальных схемах не может превышать некоторое конечное значение.

Преодоление этих затруднений производится с помощью алгоритма факторизации.

Пример. Пусть задана функция $F(X_1, X_2, X_3)$, равная единице на покрытии

$$C(F) = \left\{ \begin{array}{l} 01X \\ X10 \end{array} \right\}.$$

Эта функция реализуется схемой, показанной на рис. 2.10.

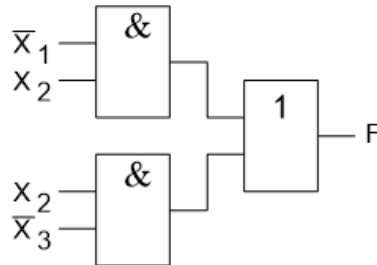


Рисунок 2.10 — Схемная реализации функции $F = \overline{X_1}X_2 \vee X_2\overline{X_3}$

Стоимость схемы: $W = (2 + 2) + 2 = 6$.

Однако дизъюнктивные члены (и, соответственно, кубы $C(F)$) имеют общую часть X_2 : $F^F(X_1, X_2, X_3) = X_2(\overline{X_1} \vee \overline{X_3})$.

Вынесем общую часть, и в кубическом покрытии обозначим координаты, имеющие различное вхождение в исходные кубы, через μ . Координаты в кубах, которые вошли в общую часть, заменим прочерками:

$$C(F) = \left\{ \begin{array}{l} \mu 1 \mu \\ 0 - X \\ X - 0 \end{array} \right\}$$

Далее при построении функциональной схемы учитываем, что отмаскированные (покрытые) кубы с прочерками так же, как и ранее, входят в схему как элементы И, при этом их входы образуют только координаты с нулями и единицами. Элементы И объединяются элементом ИЛИ, который с маскирующим кубом (общей частью) объединяется элементом И. Реализация функции $F(X_1, X_2, X_3)$ и соответственно покрытия с $C(F)$ показана на рис. 2.11.

Здесь и в дальнейшем инверсию входных переменных будем обозначать кружком на входе схемы. Инверсию выходного сигнала – кружком на выходе схемы. Стоимость факторизованной схемы: $W = 2 + 2 = 4$.

В основе алгоритма факторизации (μ -алгоритма) лежит μ – произведение, которое обозначается $a\mu B$, слагается из результатов покоординатных произведений:

$$a\mu B = (a_1\mu B), (a_2\mu B), \dots, (a_n\mu B),$$

и находится в соответствии со следующей таблицей:

$b_i \backslash a_i$	0	1	X	μ
0	0	μ	μ	μ
1	μ	1	μ	μ
X	μ	μ	μ	μ
μ	μ	μ	μ	μ

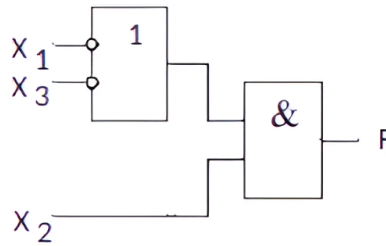


Рисунок 2.11 — Схемная реализация функции $C(F)$

Как видно из таблицы, μ -произведение двух координат определяется следующим образом:

$$\mu(a_i, b_i) = \begin{cases} 0, & \text{если } a_i = 0 \text{ и } b_i = 0 \\ 1, & \text{если } a_i = 1 \text{ и } b_i = 1 \\ \mu, & \text{в остальных случаях.} \end{cases}$$

Рассмотрим порядок выполнения алгоритма на примере:

1. Пусть задано покрытие $S(F)$:

$$C(F) = \left\{ \begin{array}{l} 0XX11 \\ 000XX \\ 0X11X \\ 00X1X \end{array} \right\}.$$

2. Находятся μ -произведения всех кубов из $C(F)$. Это удобнее проделать при помощи следующей таблицы. По вертикали в первой слева колонке размещены кубы покрытия $C(F)$, по горизонтали в первой сверху строчке размещены те же кубы, без последнего. На месте пересечения кубов самих с собой становятся прочерки. Поскольку таблица получится симметричной, то μ -произведения соответствующих кубов заполняются только в нижней части таблицы:

	$0X X11$	$000X X$	$0X11X$
$0X X11$	-		
$000X X$	$0\mu\mu\mu\mu$	-	
$0X11X$	$0\mu\mu1\mu$	$0\mu\mu\mu\mu$	-
$00X1X$	$0\mu\mu1\mu$	$00\mu\mu\mu$	$0\mu\mu1\mu$

3. Выбирается маскирующий куб C_μ , имеющий максимальную стоимость. Стоимость куба определяется по формуле:

$$W(C_\mu) = r_\mu,$$

где r_μ — общее число координат куба, не равных μ .

Для нашего случая кубами, имеющими максимальную стоимость, будут кубы:

$$C_{\mu_1} = 0\mu\mu1\mu,$$

$$C_{\mu_2} = 00\mu\mu\mu.$$

Для дальнейшей работы можно взять любой из этих кубов. Возьмем куб C_{μ_1} , так как он входит в вышеприведенную таблицу большее число раз.

4. В таблице отмечаются кубы, отмаскированные выбранным маскирующим кубом. Таковыми в нашем случае будут $0X X11$, $0X11X$ и $00X1X$.

5. Покрытие $C(F)$ разбивается на три части. Вверху располагаются кубы, которые не покрываются маскирующим кубом. Затем записывается маскирующий куб. Под ним записываются отмаскированные кубы с прочерками на тех координатах, которые не равны μ в маскирующем кубе:

$$C_1(F) = \left. \begin{array}{l} \left. \begin{array}{l} 000X X \\ 0\mu\mu1\mu \\ -X X-1 \\ -X1-X \\ -0X-X \end{array} \right\} \begin{array}{l} 1 \text{ часть} \\ 2 \text{ часть} \\ 3 \text{ часть} \end{array} \right\} \end{array} \right\}$$

6. Отмаскированные кубы исключаются из рассмотрения. В дальнейшем они будут представлены в последующих шагах алгоритма своим маскирующим кубом и перемещаются во всех последующих записях вместе со своим маскирующим кубом. После исключения отмаскированных кубов алгоритм повторяется.

7. Вновь строится таблица

	000X X
000X X	-
0μμ1μ	0μμμμ

8. Выбирается маскирующий куб максимальной стоимости. В данном случае таким будет единственный куб: $C_{μз} = 0μμμμ$.

9. Отмечаются кубы, отмаскированные $C_{μз}$. В данном случае таковыми будут 000xx и 0μμ1μ.

10. Покрытие $C_1(F)$ разбивается вновь на три части. Поскольку неотмаскированных кубов не осталось, то первая часть будет пустой:

$$C_2(F) = \left\{ \begin{array}{l} 0μμμμ \\ -00XX \\ -μμ1μ \\ -XX-1 \\ -X1-X \\ -0X-X \end{array} \right\}$$

11. Алгоритм заканчивается, когда не останется неотмаскированных кубов, либо маскирующий куб максимальной стоимости будет состоять только из одних $μ$ (нулевая стоимость).

2.5. Схемная реализация факторизованного покрытия

При построении схемы факторизованного покрытия следуют правилам:

1. Построение схемы удобно вести по факторизованному покрытию снизу вверх.

2. Любой куб, находящийся под маскирующим, реализуется в виде элемента И, входы которого соответствуют координатам куба, равным нулю или единице.

3. Элементы И, соответствующие отмаскированным кубам, объединяются элементом ИЛИ.

4. Маскирующий куб соответствует элементу И. Его входы образуются координатами маскирующего куба, равными нулю или единице, и выходом элемента ИЛИ, объединяющего отмаскированные им кубы.

5. Маскирующий куб сам может объединяться с другими кубами элементом ИЛИ, если вместе с другими кубами он покрывается маскирующим кубом более высокого уровня.

Пример. Реализуем в виде схемы рис. 2.12 факторизованное покрытие, полученное в предыдущем параграфе.

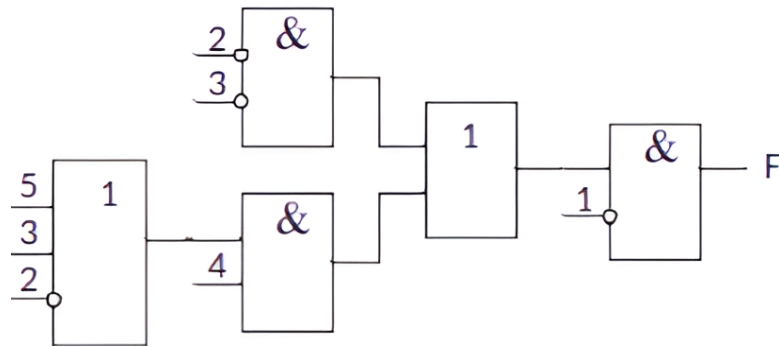


Рисунок 2.12 — Схемная реализация факторизованного покрытия

Пример. Реализовать в виде схемы факторизованное покрытие:

$$C_2(F) = \left\{ \begin{array}{l} \mu\mu\mu\mu \\ \mu\mu 0\mu\mu \\ XX-11 \\ 0X-XX \\ \mu\mu 1\mu\mu \\ 10-XX \\ XX-00 \end{array} \right\}$$

Соответствующая схема представлена на рис. 2.13.

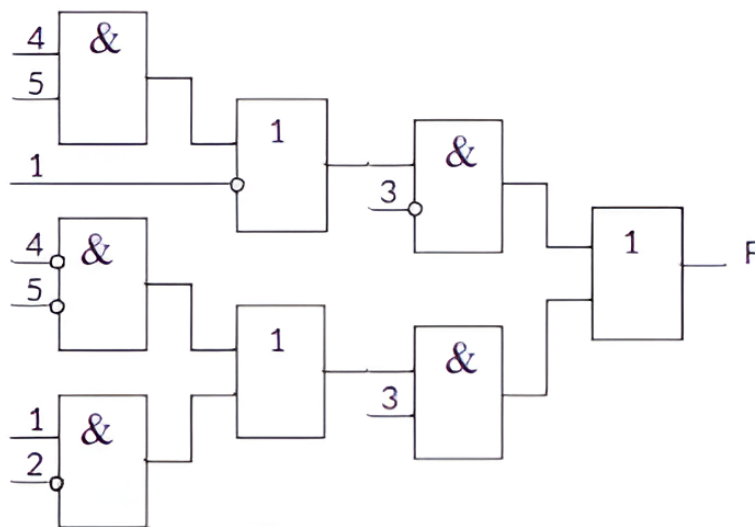


Рисунок 2.13 — Реализация факторизованного покрытия

2.6. Переход в универсальный базис

Как правило, системы элементов реализуют не в булевом базисе, а в одном из универсальных базисов. Наиболее часто используют базисы И-НЕ и ИЛИ-НЕ (штрих Шеффера, стрелка Пирса). Рассмотрим переход от булева базиса к универсальным базисам И-НЕ и ИЛИ-НЕ по схемам, построенным на основе факторизованного покрытия.

1. Универсальный базис И-НЕ.

Элемент базиса И-НЕ обозначается так, как показано на рис. 2.14.

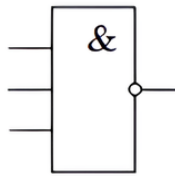


Рисунок 2.14 — Элемент базиса И-НЕ

Операция инвертирования (НЕ) реализуется при помощи элемента И-НЕ с одним входом (рис. 2.15).

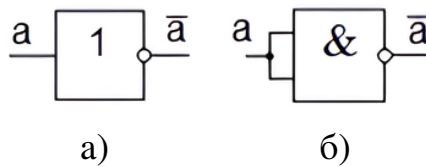


Рисунок 2.15 — Реализация операции НЕ (а) на элементе И-НЕ (б)

Для реализации операции И с помощью элемента И-НЕ используются два элемента (рис. 2.16), т.к. $ab = \overline{\overline{ab}}$.

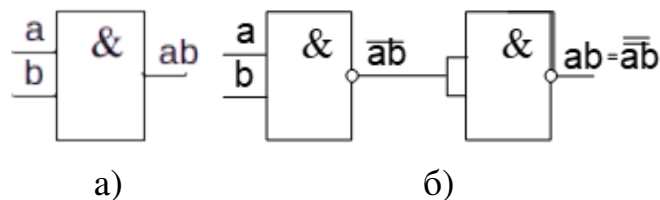


Рисунок 2.16 — Реализация элемента И на элементах И-НЕ

Операция ИЛИ реализуется на основе закона де Моргана в записи $a \vee b = \overline{\overline{a} \overline{b}}$, т.е. путём подачи инвертированных значений переменных на входы элемента И и дополнительной инверсии на выходе (рис. 2.17).

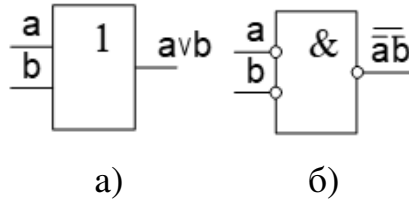


Рисунок 2.17 — Реализация операции ИЛИ на элементе И-НЕ

Пример. Перевести в универсальный базис И-НЕ схему, приведённую на рис. 2.12, заменяя элементы И, ИЛИ по приведённым выше правилам. Получим схему, показанную на рис. 2.18.

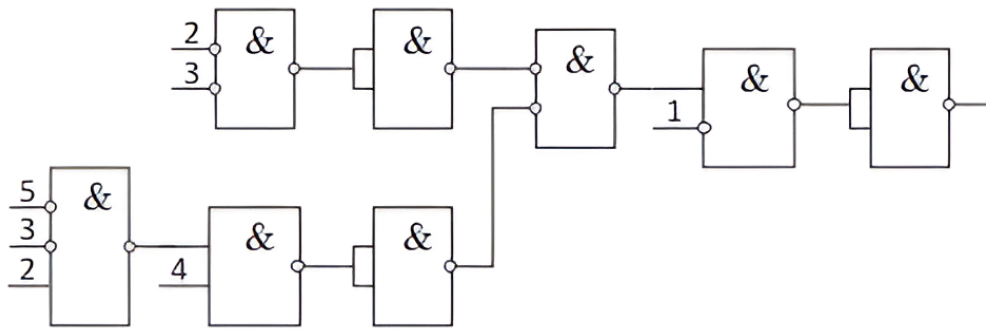


Рисунок 2.18 — Схема в базисе И-НЕ

Поскольку двойное инвертирование эквивалентно отсутствию этой операции, то схему рис. 2.18 можно упростить до схемы рис. 2.19.

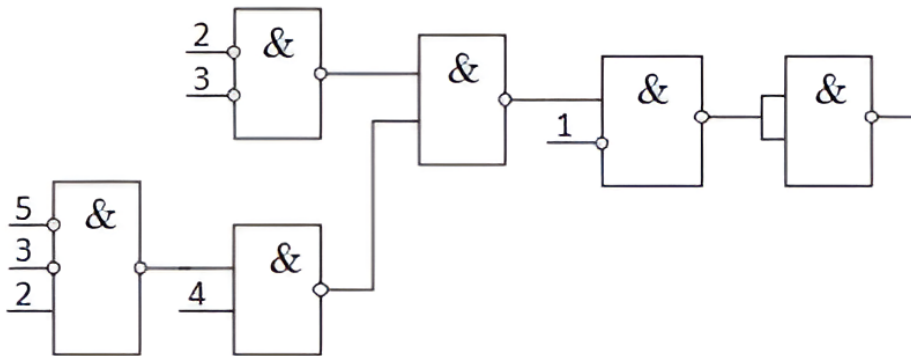


Рисунок 2.19 — Упрощение схемы в универсальном базисе И-НЕ

Сравнивая схемы рис. 2.12 и 2.19, можно сформировать следующее правило перехода из булева базиса И, ИЛИ, НЕ в универсальный базис И-НЕ:

- 1) Заменять все элементы булева базиса на элементы И-НЕ.
- 2) Все независимые входы, которые поступали на элементы типа ИЛИ, заменить на инверсные значения, а входы элементов типа И оставить без изменения.
- 3) Если выход снимался со схемы типа И, то на выходе установить инвертор; если со схемы типа ИЛИ, то инвертор не ставить.

Поскольку факторизованная схема представляет из себя чередование схем И и ИЛИ, то лишние инверторы не появляются.

2. Универсальный базис ИЛИ-НЕ.

Обозначение базисного элемента ИЛИ-НЕ показано на рис. 2.20.

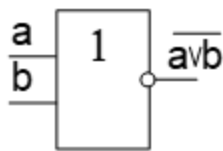


Рисунок 2.20 — Базисный элемент ИЛИ-НЕ

Операция инвертирования НЕ реализуется при помощи элемента ИЛИ-НЕ с одним входом (рис. 2.21).

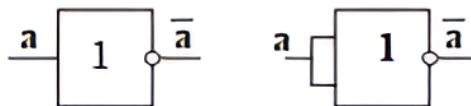


Рисунок 2.21 — Реализация НЕ на элементе ИЛИ-НЕ

Операция И реализуется на основе соотношения де Моргана в варианте $ab = \overline{\overline{a} \vee \overline{b}}$, т.е. путём подачи инвертированных значений переменных на входы элемента ИЛИ и инверсии выходной величины (рис. 2.22).

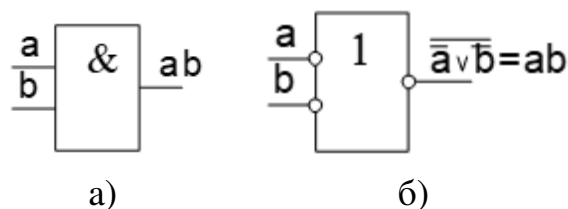


Рисунок 2.22 — Реализация операции И а) на элементе ИЛИ-НЕ б)

Для реализации операции ИЛИ используются два элемента, поскольку $a \vee b = \overline{\overline{a \vee b}}$ (рис. 2.23).

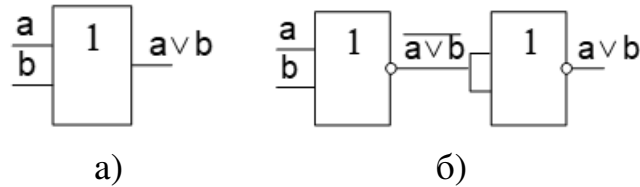


Рисунок 2.23 — Реализация операции ИЛИ а) на элементе ИЛИ-НЕ б)

Пример. Перевести в универсальный базис ИЛИ-НЕ схему, приведенную на рис. 2.12. Заменяя элементы И, ИЛИ по приведенным выше правилам и устранив двойное инвертирование, получим схему, показанную на рис. 2.24.

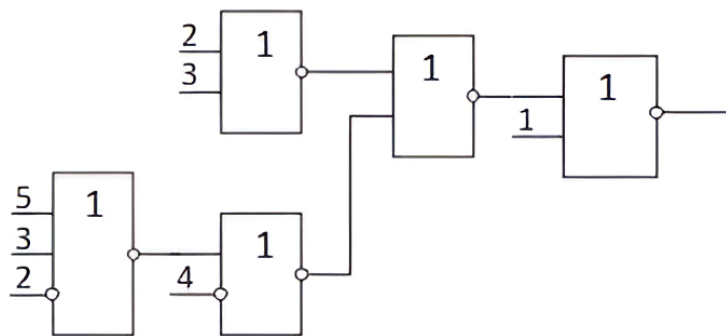


Рисунок 2.24 — Реализация схемы рис. 2.12 в универсальном базисе ИЛИ-НЕ

Сравнивая схемы рис. 2.12 и 2.24, можно сформулировать следующее правило перехода из булева базиса И, ИЛИ, НЕ в универсальный ИЛИ-НЕ:

- 1) При переходе в базис ИЛИ-НЕ все логические элементы заменяются на ИЛИ-НЕ.
- 2) Независимые входы элементов И инвертируются, а у элементов ИЛИ остаются без изменения.
- 3) На выходе схемы устанавливается инвертор, если выход снимался с элемента ИЛИ.

2.7. Пример синтеза цифровой логической схемы

1. Пусть задана для реализации в цифровой логической схеме функция в виде кубического комплекса

$$C(F) = \left\{ \begin{array}{l} 1101 \\ 0100 \\ 11XX \\ 1001 \\ 1X11 \\ 0110 \\ 1010 \end{array} \right\}$$

В правой части комплекса представлены наборы значений переменных, на которых функция принимает единичное значение.

При реализации исходной функции в виде схемы в булевом базисе необходимо использовать семь логических элементов И и один элемент ИЛИ. Как видно из рис. 2.25, общая стоимость схемы будет составлять 33 единицы, а максимальный коэффициент объединения по входу логического элемента (здесь элемента ИЛИ) - 7 единиц.

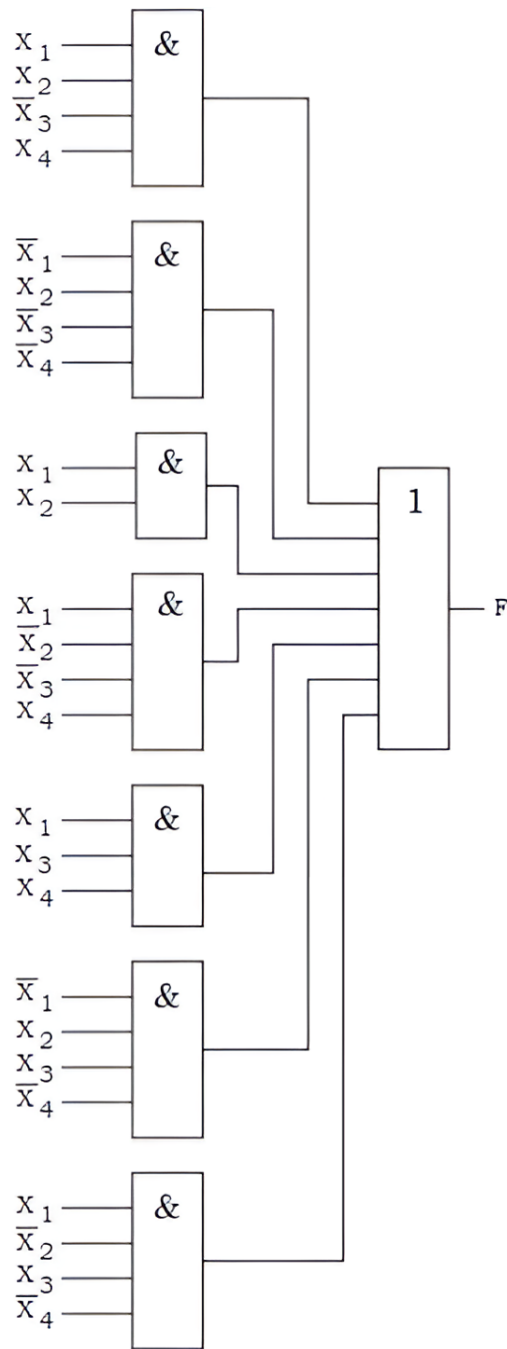


Рисунок 2.25 — Логическая схема для исходного кубического комплекса

2. Для минимизации стоимости схемы и уменьшения максимального коэффициента объединения по входу логических элементов используем алгоритм минимизации с применением карты Карно для четырех переменных. Карта Карно для заданного кубического комплекса представлена на рис. 2.26.

		$X_1 X_2$			
		00	01	11	10
$X_3 X_4$	00		1	1	
	01			1	1
	11			1	1
	10		1	1	1

Рисунок 2.26 — Карта Карно для исходного кубического комплекса с покрытиями

Также здесь показаны покрытия кубов нулевой размерности кубами большей размерности в соответствии с алгоритмом минимизации. В итоге минимизации имеем три куба второй размерности. Таким образом, минимальное покрытие может быть представлено в виде комплекса

$$C(F) = \left\{ \begin{array}{l} X1X0 \\ 1XX1 \\ 1X1X \end{array} \right\}.$$

Схема, реализующая минимальное покрытие, представлена на рис. 2.27. Как видно, количество используемых логических элементов уменьшилось до 4 единиц, стоимость схемы сократилась до 9 единиц, что существенно. При этом, поскольку в минимальном покрытии кубы имеют одинаковые значения одноименных переменных, то целесообразно провести факторизацию, которая может еще более понизить сложность схемы.

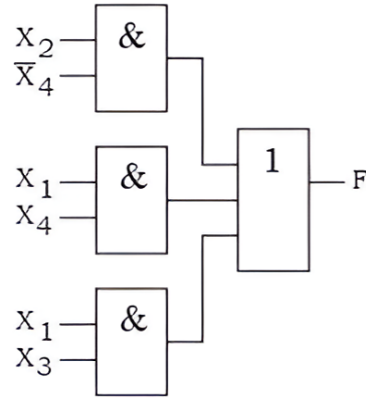


Рисунок 2.27 — Схема, реализующая минимальное покрытие

3. Для факторизации используем представленный выше μ -алгоритм. Для этого найдем μ -произведения, как показано в таблице.

	$X1X0$	$1XX1$
$X1X0$	—	—
$1XX1$	$\mu\mu\mu\mu$	—
$1X1X$	$\mu\mu\mu\mu$	$1\mu\mu\mu\mu$

В произведениях имеем единственный маскирующий куб $1\mu\mu\mu\mu$, поэтому используем его в записи маскирующего покрытия в виде кубического комплекса

$$C(F) = \left\{ \begin{array}{l} X1X0 \\ 1\mu\mu\mu \\ -XX1 \\ -X1X \end{array} \right\}.$$

Как видно из последней записи кубического комплекса, следующего этапа факторизации производить не нужно, т.к. в кубах $X1X0$ и $1\mu\mu\mu$, которые должны быть использованы в факторизации далее, нет одинаковых значений переменных.

Реализуем полученный кубический комплекс в виде схемы (рис. 2.28). Здесь для схемной реализации двух нижних кубов кубического комплекса формально использованы два элемента И, однако, поскольку они одноходовые, то логической функции не выполняют и должны быть исключены из схемы. Т.е. переменные X_4 и X_3 должны подаваться непосредственно на входы следующего за ними элемента ИЛИ.

Таким образом, получаем окончательную схему в булевом базисе, которая имеет стоимость 8 единиц и максимальный коэффициент объединения по входу

логических элементов 2 единицы, что лучше, чем у схемы рис. 2.8. При этом использовано одинаковое количество логических элементов.

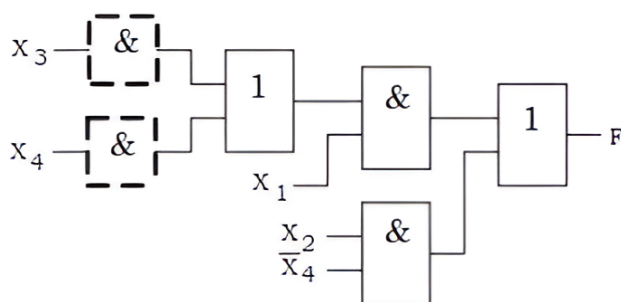


Рисунок 2.28 — Схема в булевом базисе

4. Для практической реализации полученной схемы требуется использовать в ней универсальный базис элементов. Рассмотрим перевод схемы в базис И-НЕ. Как показано ранее, теоретической основой для перевода является закон де Моргана в варианте применения $x_0 \vee x_1 = \overline{\overline{x_0} \cdot \overline{x_1}}$. В соответствии с записью элементы ИЛИ могут быть замещены элементами И с инверсией входных переменных и значения величины на выходе, т.е. так, как показано на рис. 2.17. Для перевода элементов И в базис И-НЕ достаточно на выходе установить последовательно два инвертора, первый из которых войдет в состав элемента И-НЕ, а второй может быть заменен, например, одноходовым элементом И-НЕ. Действуя таким образом, последовательно получаем два варианта эквивалентных друг другу схем, из которых второй вариант соответствует базису И-НЕ. Схемы представлены на рис. 2.29. Видно, что при переводе схемы из булева базиса в базис И-НЕ значения стоимости схемы и максимального коэффициента объединения по входу элементов не изменились.

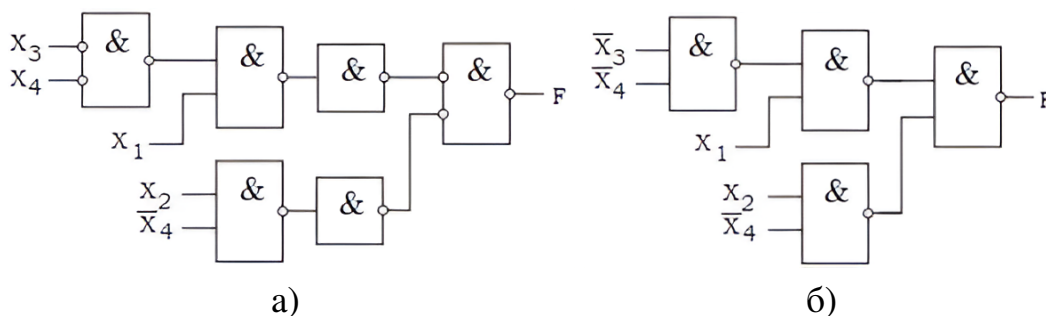


Рисунок 2.29 — Перевод схемы в базис И-НЕ

Аналогичным образом осуществляется перевод схемы рис. 2.4 из булева базиса в универсальный базис ИЛИ-НЕ.

На рис. 2.30 представлено преобразование схемы. При этом операция И выполняется на элементах ИЛИ в соответствии с записью $x_0 \cdot x_1 = \overline{\overline{x_0} \vee \overline{x_1}}$ закона де Моргана.

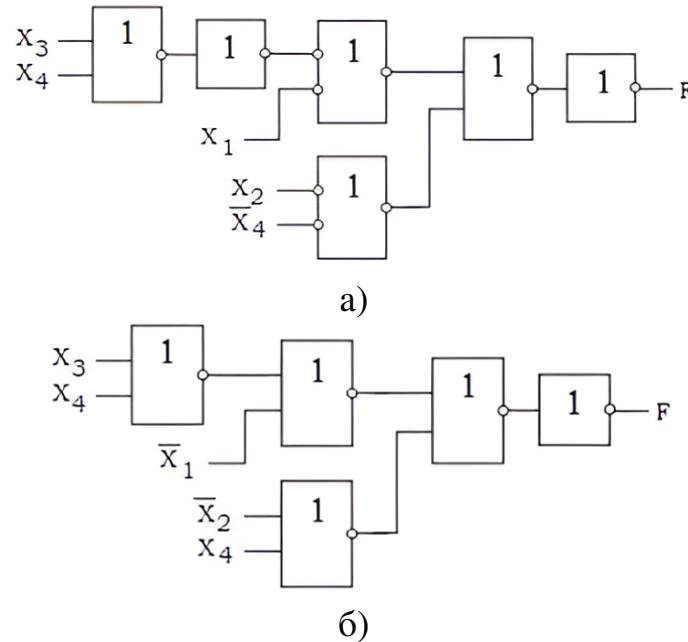


Рисунок 2.30 — Перевод схемы в базис ИЛИ-НЕ

5. Выполним проверку работоспособности синтезированных логических схем на предмет выполнения исходной логической функции, представленной кубическим комплексом в пункте 1. Для этого выберем любой из кубов комплекса, определяющий комбинацию значений входных переменных, при которых функция принимает единичное значение. Пусть это будет последний (нижний в правой части) куб 1010. На рис. 2.31 показаны значений величин во всех точках схем в базисах И-НЕ и ИЛИ-НЕ. Как видно, на выбранном наборе значений входных переменных схемы выполняют заданную логическую функцию.

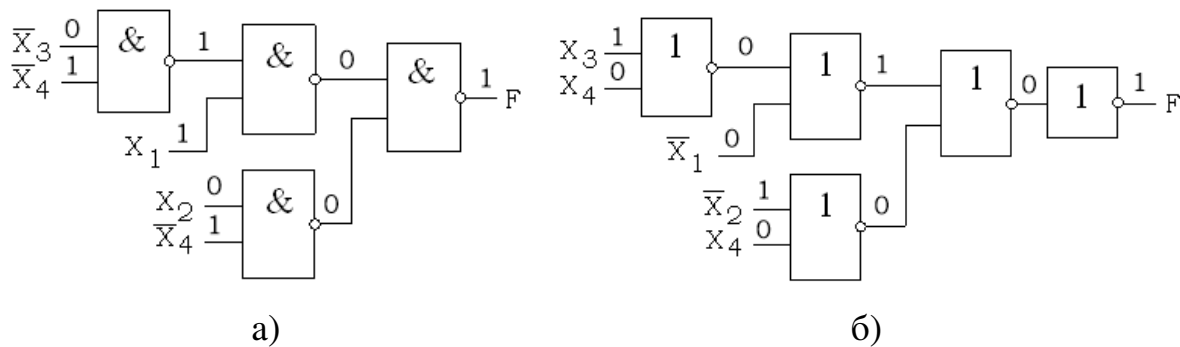


Рисунок 2.31 — Проверка работоспособности синтезированных схем в базисах И-НЕ (а) и ИЛИ-НЕ (б)

При желании разработчик может выполнить проверку на всех наборах входных переменных исходной логической функции, а также проверить работу схем на наборах, не входящих в исходный кубический комплекс, где функция принимает нулевое значение.

Контрольные вопросы

1. Поясните способы кодирования информации в цифровых электронных устройствах.
2. Перечислите способы представления (записи) логических функций.
3. Перечислите основные типы логических элементов и поясните работу одного из них.
4. Какую задачу решает минимизация логической функции (схемы)?
5. Что такое карта Карно и как ее используют при минимизации функции (схемы)?
6. Поясните термины «кубический комплекс» и «куб».
7. Что такое покрытие кубического комплекса.
8. Что дает факторизация покрытия (схемы)?
9. Что дает μ -произведение переменных.
10. Что такое μ -алгоритм факторизации.
11. Поясните закон де Моргана.
12. Покажите, как выполнить функции И и ИЛИ с помощью логических элементов ИЛИ и И соответственно.
13. Поясните порядок преобразования схемы из булева базиса в базисы И-НЕ, ИЛИ-НЕ.
14. Для заданной комбинации значений входных переменных укажите значения величин во всех точках разработанной схемы.
15. Какие типы логических элементов образуют булев базис?
16. Какие типы логических элементов относятся к универсальным (функционально полным) и почему?

3. ТРЕБОВАНИЯ К СОДЕРЖАНИЮ И ОФОРМЛЕНИЮ ПОЯСНИТЕЛЬНОЙ ЗАПИСКИ

3.1. Содержание пояснительной записки

Требования к содержанию и оформлению пояснительной записки соответствуют общепринятым требованиям, предъявляемым к технической документации нормативными документами РФ, отраслей приборостроения и образовательного учреждения.

Структурными элементами записки являются:

- титульный лист установленного в вузе образца;
- оглавление;
- разделы, относящиеся к расчету или проектированию схемы усилителя или логической схемы:
 - исходное задание в виде перечня технических требований (по разделу 1) или комплекса булевой функции (по разделу 2);
 - краткое описание рассчитываемой схемы (по разделу 1) или представление функции на картах Карно с минимизацией ее стоимости (по разделу 2);
 - расчет элементов схемы в соответствии с методикой (по разделу 1) или факторизация минимизированной схемы (по разделу 2);
 - построение схемы в булевом базисе (по разделу 2);
 - перевод (построение) схемы в универсальном базисе и проверка ее работоспособности на предмет выполнения заданной логической функции (по разделу 2);
 - проверка работоспособности схемы в программе схемотехнического моделирования (по разделу 1) или путем анализа работы схемы при заданных комбинациях значений входных переменных (по разделу 2);
- заключение по результатам работы, где отражаются основные особенности реализации конкретного задания и факт его успешного выполнения.
- список использованных источников;
- приложения.

3.2. Форматирование текста

Пояснительная записка курсовой работы (проекта) излагается на листах формата А4 с записью с одной стороны. Каждый структурный элемент должен начинаться с нового листа. Требования к шрифту:

- Шрифт основного текста: Times New Roman;
- Размер: 14 пт;
- Цвет: черный;
- Выравнивание текста: по ширине;
- Межстрочный интервал: полуторный;
- Абзацный отступ: 1,25 см.

Размеры полей:

- Левое — 3,0 см;
- Правое — 1,5 см;
- Верхнее и нижнее — 2,0 см.

Титульный лист включают в общую нумерацию страниц. Номер страницы на титульном листе не проставляют. Титульный лист содержит строки сверху вниз:

- название министерства;
- название вуза (университета);
- название института;
- название кафедры, обеспечивающей учебный процесс по дисциплине;
- название курсовой работы (проекта) (например, Курсовая работа по дисциплине Электроника и схемотехника. Расчет усилителя на биполярном транзисторе. Синтез цифровой логической схемы. Вариант № . . .);
- выполнил студент группы . . . ФИО;
- принял (уч. степень, звание, ФИО преподавателя)
- город, год.

Пункты **оглавление**, **заключение**, **список использованных источников**, **приложения** - не нумеруются и пишутся прописными (заглавными) буквами. Название подразделов (заголовки второго уровня - параграфы) сдвигаются на 2 знака (0,5 см - на линейке), а следующие названия пунктов еще на 2 знака, т.е. всего на 4 знака (1 см - на линейке). Если название длинное, то его продолжают на следующей строке с того же отступа, что и на первой.

Каждую запись **оглавления** оформляют как отдельный абзац, выровненный влево. Номера страниц оглавления указывают выровненными по правому краю

поля и соединяют с окончанием наименования структурного элемента или раздела отчета посредством отточия.

Заголовки разделов (глав) пояснительной записки пишутся с абзацным отступом (как и основной текст), в конце цифр и текста заголовка точки не ставятся. Для выделения заголовков использовать полужирный шрифт, а также прописное и строчное написание, после заголовка и подзаголовка - одна пустая строка.

Названия разделов **оглавление, заключение, список использованных источников, приложения** всегда начинаются с новой страницы, пишутся заглавными буквами посередине строки, где межстрочный интервал – полуторный; красная строка - отсутствует.

3.3. Рисунки

Перед вставкой рисунка обязательно должна быть ссылка на него в тексте, под рисунком должна быть полная надпись с номером рисунка и названием изображенного объекта, например, «Рисунок 5 – Схема устройства». Если рисунок в тексте всего один, то он обозначается "Рисунок 1 - ...".

Допускается нумерация рисунков в пределах раздела: «Рисунок 2.1 - Редактор кода». Если наименование рисунка состоит из нескольких строк, то его записывают через один межстрочный интервал. Точка в конце наименования не ставится.

3.4. Формулы и уравнения

Уравнения и формулы следует выделять из текста в отдельную строку и выполнять с помощью формульного редактора, например, Mathtype. Допускается представление формул в виде вставки формулы в текстовом редакторе Word, при этом могут использоваться вставки символов. Выше и ниже каждой формулы или уравнения должно быть оставлено не менее одной свободной строки. Если уравнение не умещается в одну строку, то оно должно быть перенесено после знака равенства (=) или после знаков плюс (+), минус (-), умножения (x), деления (:), или других математических знаков, причем знак в начале следующей строки повторяют. При переносе формулы на знаке, символизирующем операцию умножения, применяют знак «X». Ссылки в тексте на порядковые номера формул указывают в скобках, например, "... в формуле (1)".

Для абзацев текста, в которых содержатся формулы, рекомендуется устанавливать те же параметры, что и для основного текста. Пояснения символов

и числовых коэффициентов, входящих в формулу, если они не пояснены ранее в тексте, должны быть приведены непосредственно под формулой. Пояснения каждого символа следует давать с новой строки в той последовательности, в которой символы приведены в формуле. Первая строка пояснения должна начинаться со слова "где" без двоеточия после него. Формулы при необходимости ссылки на них в тексте нумеруются по правому краю строки в круглых скобках, например, (1). Допускается указывать сначала номер раздела (главы), а затем через точку порядковый номер формулы в разделе.

3.5. Таблицы

Таблицы нумеруются арабскими цифрами сквозной нумерацией. Название таблицы следует помещать над таблицей слева без абзацного отступа в одну строку с ее номером через тире, например, "Таблица 1 – Название" (в конце точка не ставится). Как и у рисунка, до вставки таблицы в тексте записки нужно указать ссылку на то, что в ней размещено. Например: «Цены на некоторое программное обеспечение представлены в таблице 1». Таблицы ограничивают линиями. Допускается применять размер шрифта в таблице меньший, чем в тексте. В приложениях таблицы обозначаются: «Таблица А.1 - Исходные данные». Если таблица занимает больше двух страниц, то после первого переноса таблицы пишут заголовок «Продолжение таблицы 1», а на самом последнем листе «Окончание таблицы 1».

3.6. Приложения

Приложения не являются обязательными в пояснительной записке. В приложения можно вынести часть рисунков, например, разработанные логические схемы в булевом и универсальном базисах. Приложения не нумеруются числами, а обозначаются русскими буквами. Если ПРИЛОЖЕНИЕ одно, то оно обозначается "ПРИЛОЖЕНИЕ А". Каждое ПРИЛОЖЕНИЕ начинается с новой страницы. На все приложения, так же, как и на рисунки, в тексте записки должны быть даны ссылки, например: "Фрагмент кода представлен в ПРИЛОЖЕНИИ А". Подписи к рисункам будут соответствующие: «Рисунок А -....», если рисунок один в ПРИЛОЖЕНИИ. Или: «Рисунок А.1 - ...» и т.д., если в одном ПРИЛОЖЕНИИ несколько рисунков.

3.7. Список использованных источников

Необходимо, чтобы на каждый пункт списка использованных источников обязательно в тексте были ссылки (в квадратных скобках с номером источника, например, [1]). Источники в списке следует располагать в алфавитном порядке или в порядке появления ссылок на источники в тексте пояснительной записки и нумеровать арабскими цифрами; печатать с абзацного отступа, как и обычный текст.

Заключение

В пособии рассмотрены вопросы курсового проектирования по электронике и схемотехнике. Представлены теоретические сведения и методики расчета усилителя напряжения на биполярном транзисторе и проектирования цифровой комбинационной логической схемы на основе известных методов их оптимизации (минимизации и факторизации), применяемых разработчиками современных электронных устройств. Рассмотрены примеры расчета усилителя и полного цикла синтеза функциональной цифровой электрической схемы, реализующей заданную логическую функцию.

Методические указания содержат достаточный материал для выполнения курсовой работы или проекта студентами направлений, связанных с разработкой и использованием цифровых информационных и вычислительных систем.

Представленные в списке литературы источники могут быть использованы при выполнении курсовой работы.

При подготовке к защите курсовой работы или проекта студентам рекомендуется ответить на контрольные вопросы, представленные в разделах пособия.

Список литературы

1. Гусев, В. Г. Электроника и микропроцессорная техника : учеб. для вузов / В. Г. Гусев, Ю. М. Гусев. – Изд. 5-е, стер. – М. : Высш. шк., 2008 – 797 с. Текст непосредственный.
2. Куликов, В. А. Электроника: лабораторный практикум : учеб. пособие. – Ижевск : Изд-во ИжГТУ, 2011. – 107 с. Текст непосредственный.
3. Куликов, В.А. Электроника для бакалавров : учеб. пособие. – Ижевск : Изд-во ИжГТУ имени М. Т. Калашникова, 2016. – 272 с. https://elibrary.ru/download/elibrary_80296871_96913888.pdf (дата обращения 10.03.2025). - Режим доступа: свободный. - Текст: электронный.
4. Пасынков, В. В. Полупроводниковые приборы : учеб. пособие для вузов / В. В. Пасынков, Л. К. Чиркин. – 9-е изд., стер. – СПб. ; Москва ; Краснодар : Лань, 2009. – 479 с. Текст непосредственный.
5. Прянишников, В. А. Электроника : полный курс лекций. – 5-е изд. – СПб. : КОРОНА принт ; М. : Бином-Пресс, 2006. – 415 с. Текст непосредственный.
6. Лачин, В. И. Электроника : учеб. пособие / В. И. Лачин, Н. С. Савелов. – 3-е изд., перераб. и доп. – Ростов н/Д : Феникс, 2002. – 576 с. Текст непосредственный.
7. Опадчий, Ю. Ф. Аналоговая и цифровая электроника. (Полный курс) : учеб. для вузов / Ю. Ф. Опадчий, О. П. Глудкин, А. И. Гуров. – М. : Горячая линия. – Телеком, 1999. – 768 с. Текст непосредственный.
8. Степаненко, И. П. Основы микроэлектроники : учеб. пособие для вузов. – М. : Лаборатория базовых знаний, 2001. – 488 с. Текст непосредственный.
9. Бочаров, Л. Н. Расчет электронных устройств на транзисторах / Л. Н. Бочаров, С. К. Жебряков, И. Ф. Колесников. – М. : Энергия. 1978. – 208 с. Текст непосредственный.
10. Кауфман, М. Практическое руководство по расчетам схем в электронике : справ. / М. Кауфман, А. Сидман ; пер. с англ. ; под ред. Ф. Н. Покровского. – Т. I. – М. : Энергоатомиздат, 1991. – 368 с. Текст непосредственный.
11. Грабовски, Б. Краткий справочник по электронике / Богдан Грабовски ; пер. с фр. – М. : ДМК Пресс, 2004. – 416 с. Текст непосредственный.
12. Алексенко, А. Г. Основы микросхемотехники. – 3-е изд., перераб. и доп. – М. : Инимедиастайл, 2002. – 448 с. Текст непосредственный.

13. Волович, Г. И. Схемотехника аналоговых и аналого-цифровых электронных устройств. – М. : Издат. дом «ДОДЕКА-XXI», 2005. – 528 с. Текст непосредственный.
14. Степаненко, И. П. Основы теории транзисторов и транзисторных схем. – М. : Энергия, 1977. Текст непосредственный.
15. Полупроводниковые приборы: Транзисторы : справ. / под ред. Н. Н. Горюнова. – М. : Энергоатомиздат, 1985. – 904 с. Текст непосредственный.
16. Транзисторы для аппаратуры широкого применения : справ. / под ред. Б. Л. Перельмана. – М. : Радио и связь, 1981. – 656 с. Текст непосредственный.
17. Ежов, В. Б. Отечественные полупроводниковые приборы и зарубежные аналоги : справ. / В. Б. Ежов, Б. Л. Перельман. – М. : НТЦ «Микротех», 2005. – 180 с. Текст непосредственный.
18. Амелина М.А., Амелин С.А. Программа схемотехнического моделирования Micro-Cap. Версии 9,10. – Смоленск, Смоленский филиал НИУ МЭИ, 2013. – 618 с., ил. Текст непосредственный.
19. Разевиг, В. Д. Схемотехническое моделирование с помощью Micro-Cap 7. – М. : Горячая линия – Телеком, 2003. – 368 с. Текст непосредственный.
20. Рябова, О. Н. Математическая логика. Курсовая работа: методические указания к выполнению курсовой работы для студентов направления бакалавриата / О. Н. Рябова – СПб: СПбГУПТД, 2019. – 34 с. <https://infopedia.su/28x1608c.html>(дата обращения 10.03.2025). - Режим доступа: свободный. - Текст: электронный.
21. Довгий, П. С. Синтез комбинационных схем: учебно-метод. пособие к курсовой работе по дисциплине «Дискретная математика» / П. С. Довгий, В. И. Поляков. – СПб: СПбГУ ИТМО, 2009. – 64 с. <https://h.twirpx.one/file/894390/>(дата обращения 10.03.2025). - Режим доступа: свободный. - Текст: электронный.
22. Влах И., Сингхал К. Машинные методы анализа и проектирования электронных схем. – М: Радио и связь, 1988. – 560 с. https://www.elec.ru/files/2020/03/23/_Vlah_I._Singhal_K._Mashinnuee_metodue_analiza_i.PDF(дата обращения 10.03.2025). - Режим доступа: свободный. - Текст: электронный.
23. Фролов, В. В. Язык радиосхем. – 2-е изд., перераб. и доп. – М. : Радио и связь, 1988. – 128 с. Текст непосредственный.

24. Разработка и оформление конструкторской документации радиоэлектронной аппаратуры : справ. / под ред. Э. Т. Романычевой. – 2-е изд., перераб. и доп. – М. : Радио и связь, 1989. – 448 с. Текст непосредственный.
25. Александров, К. К. Электротехнические чертежи и схемы / К. К. Александров, Е. Г. Кузьмина. – М. : Энергоатомиздат, 1990. – 288 с. Текст непосредственный.
26. Куликов, В.П. Стандарты инженерной графики : учебное пособие / В.П. Куликов. – 3-е изд. – М.: Форум, 2009. – 240 с. Текст непосредственный.

ПРИЛОЖЕНИЕ А

Номинальные значения сопротивления резисторов по ряду E24 ГОСТ 28884-90 (МЭК 63-63)

0.1 Ом	1 Ом	10 Ом	100 Ом	1 кОм	10 кОм	100 кОм	1 МОм	10 МОм
0.11 Ом	1.1 Ом	11 Ом	110 Ом	1.1 кОм	11 кОм	110 кОм	1.1 МОм	11 МОм
0.12 Ом	1.2 Ом	12 Ом	120 Ом	1.2 кОм	12 кОм	120 кОм	1.2 МОм	12 МОм
0.13 Ом	1.3 Ом	13 Ом	130 Ом	1.3 кОм	13 кОм	130 кОм	1.3 МОм	13 МОм
0.15 Ом	1.5 Ом	15 Ом	150 Ом	1.5 кОм	15 кОм	150 кОм	1.5 МОм	15 МОм
0.16 Ом	1.6 Ом	16 Ом	160 Ом	1.6 кОм	16 кОм	160 кОм	1.6 МОм	16 МОм
0.18 Ом	1.8 Ом	18 Ом	180 Ом	1.8 кОм	18 кОм	180 кОм	1.8 МОм	18 МОм
0.2 Ом	2 Ом	20 Ом	200 Ом	2 кОм	20 кОм	200 кОм	2 МОм	20 МОм
0.22 Ом	2.2 Ом	22 Ом	220 Ом	2.2 кОм	22 кОм	220 кОм	2.2 МОм	22 МОм
0.24 Ом	2.4 Ом	24 Ом	240 Ом	2.4 кОм	24 кОм	240 кОм	2.4 МОм	24 МОм
0.27 Ом	2.7 Ом	27 Ом	270 Ом	2.7 кОм	27 кОм	270 кОм	2.7 МОм	27 МОм
0.3 Ом	3 Ом	30 Ом	300 Ом	3 кОм	30 кОм	300 кОм	3 МОм	30 МОм
0.33 Ом	3.3 Ом	33 Ом	330 Ом	3.3 кОм	33 кОм	330 кОм	3.3 МОм	33 МОм
0.36 Ом	3.6 Ом	36 Ом	360 Ом	3.6 кОм	36 кОм	360 кОм	3.6 МОм	36 МОм
0.39 Ом	3.9 Ом	39 Ом	390 Ом	3.9 кОм	39 кОм	390 кОм	3.9 МОм	39 МОм
0.43 Ом	4.3 Ом	43 Ом	430 Ом	4.3 кОм	43 кОм	430 кОм	4.3 МОм	43 МОм
0.47 Ом	4.7 Ом	47 Ом	470 Ом	4.7 кОм	47 кОм	470 кОм	4.7 МОм	47 МОм
0.51 Ом	5.1 Ом	51 Ом	510 Ом	5.1 кОм	51 кОм	510 кОм	5.1 МОм	51 МОм
0.56 Ом	5.6 Ом	56 Ом	560 Ом	5.6 кОм	56 кОм	560 кОм	5.6 МОм	56 МОм
0.62 Ом	6.2 Ом	62 Ом	620 Ом	6.2 кОм	62 кОм	620 кОм	6.2 МОм	62 МОм
0.68 Ом	6.8 Ом	68 Ом	680 Ом	6.8 кОм	68 кОм	680 кОм	6.8 МОм	68 МОм
0.75 Ом	7.5 Ом	75 Ом	750 Ом	7.5 кОм	75 кОм	750 кОм	7.5 МОм	75 МОм
0.82 Ом	8.2 Ом	82 Ом	820 Ом	8.2 кОм	82 кОм	820 кОм	8.2 МОм	82 МОм
0.91 Ом	9.1 Ом	91 Ом	910 Ом	9.1 кОм	91 кОм	910 кОм	9.1 МОм	91 МОм

**Номинальные значения емкости конденсаторов по ряду E12 ГОСТ 28884-90
(МЭК 63-63)**

1 пФ	10 пФ	100 пФ	1 нФ	10 нФ	0.1 мкФ	1 мкФ	10 мкФ	100 мкФ	1000 мкФ
1.2 пФ	12 пФ	120 пФ	1.2 нФ	12 нФ	0.12 мкФ	1.2 мкФ	12 мкФ	120 мкФ	1200 мкФ
1.5 пФ	15 пФ	150 пФ	1.5 нФ	15 нФ	0.15 мкФ	1.5 мкФ	15 мкФ	150 мкФ	1500 мкФ
1.8 пФ	18 пФ	180 пФ	1.8 нФ	18 нФ	0.18 мкФ	1.8 мкФ	18 мкФ	180 мкФ	1800 мкФ
2.2 пФ	22 пФ	220 пФ	2.2 нФ	22 нФ	0.22 мкФ	2.2 мкФ	22 мкФ	220 мкФ	2200 мкФ
2.7 пФ	27 пФ	270 пФ	2.7 нФ	27 нФ	0.27 мкФ	2.7 мкФ	27 мкФ	270 мкФ	2700 мкФ
3.3 пФ	33 пФ	330 пФ	3.3 нФ	33 нФ	0.33 мкФ	3.3 мкФ	33 мкФ	330 мкФ	3300 мкФ
3.9 пФ	39 пФ	390 пФ	3.9 нФ	39 нФ	0.39 мкФ	3.9 мкФ	39 мкФ	390 мкФ	3900 мкФ
4.7 пФ	47 пФ	470 пФ	4.7 нФ	47 нФ	0.47 мкФ	4.7 мкФ	47 мкФ	470 мкФ	4700 мкФ
5.6 пФ	56 пФ	560 пФ	5.6 нФ	56 нФ	0.56 мкФ	5.6 мкФ	56 мкФ	560 мкФ	5600 мкФ
6.8 пФ	68 пФ	680 пФ	6.8 нФ	68 нФ	0.68 мкФ	6.8 мкФ	68 мкФ	680 мкФ	6800 мкФ
8.2 пФ	82 пФ	820 пФ	8.2 нФ	82 нФ	0.82 мкФ	8.2 мкФ	82 мкФ	820 мкФ	8200 мкФ

ПРИЛОЖЕНИЕ Б

Задания для расчета усилителя на биполярном транзисторе по Разделу 1

Таблица Б1 – Варианты заданий

№	E_{gm} , В	R_g , Ом	U_{nm} , В	R_n , Ом	f_n , Гц	M_n
1	0.2	50	1.0	500	20	1.4
2	0.25	75	1.2	750	30	1.5
3	0.3	100	1.4	1000	40	1.6
4	0.35	125	1.6	1250	50	1.7
5	0.4	150	1.8	1500	60	1.4
6	0.45	175	2.0	500	70	1.5
7	0.5	200	1.0	750	20	1.6
8	0.2	250	1.2	1000	30	1.7
9	0.25	50	1.4	1250	40	1.4
10	0.3	75	1.6	1500	50	1.5
11	0.35	100	1.8	500	60	1.6
12	0.4	125	2.0	750	70	1.7
13	0.45	150	1.0	1000	20	1.4
14	0.5	175	1.2	1250	30	1.5
15	0.2	200	1.4	1500	40	1.6
16	0.25	250	1.6	500	50	1.7
17	0.3	50	1.8	750	60	1.4
18	0.35	75	2.0	1000	70	1.5
19	0.4	100	1.0	1250	20	1.6
20	0.45	125	1.2	1500	30	1.7
21	0.5	150	1.4	500	40	1.4
22	0.2	175	1.6	750	50	1.5
23	0.25	200	1.8	1000	60	1.6
24	0.3	250	2.0	1250	70	1.7
25	0.35	50	1.0	1500	20	1.4
26	0.4	75	1.2	500	30	1.5
27	0.45	100	1.4	750	40	1.6
28	0.5	125	1.6	1000	50	1.4
29	0.2	150	1.8	1250	60	1.5
30	0.25	175	2.0	1500	70	1.6
31	0.3	200	1.2	500	20	1.4
32	0.35	250	1.4	750	30	1.5

ПРИЛОЖЕНИЕ В

Задания для синтеза цифровой логической схемы по Разделу 2

Таблица В1 – Варианты заданий

№	№№ строк табл. 2	Базис	№	№№ строк табл. 2	Базис
1	10,9,73,25,33,56	И-НЕ	20	75,48,28,46,9,49	ИЛИ-НЕ
2	76,52,1,35,34,5	ИЛИ-НЕ	21	12,56,21,73,79,64	И-НЕ
3	67,35,48,76,80,8	И-НЕ	22	57,53,3,52,47,78	ИЛИ-НЕ
4	17,39,29,27,49,37	ИЛИ-НЕ	23	35,80,42,60,52,3	И-НЕ
5	54,20,48,5,64,47	И-НЕ	24	44,35,27,38,70,52	ИЛИ-НЕ
6	42,94,80,52,40,37	ИЛИ-НЕ	25	1,77,67,14,56,22	И-НЕ
7	20,63,61,4,2,29	И-НЕ	26	10,5,58,60,9,34	ИЛИ-НЕ
8	16,65,8,42,26,53	ИЛИ-НЕ	27	33,50,7,37,11,80	И-НЕ
9	20,25,60,15,33,47	И-НЕ	28	50,54,31,39,80,7	ИЛИ-НЕ
10	64,35,8,3,36,6	ИЛИ-НЕ	29	32,50,72,56,48,2	И-НЕ
11	1,29,9,37,67,7	И-НЕ	30	40,52,42,1,77,56	ИЛИ-НЕ
12	15,38,31,13,11,65	ИЛИ-НЕ	31	78,51,45,20,34,6	И-НЕ
13	65,67,43,4,62,76	И-НЕ	32	28,18,74,67,78,47	ИЛИ-НЕ
14	59,12,80,79,70,15	ИЛИ-НЕ	33	54,6,10,68,71,16	И-НЕ
15	73,61,47,64,3,23	И-НЕ	34	78,17,68,54,2,50	ИЛИ-НЕ
16	66,53,11,68,77,12	ИЛИ-НЕ	35	75,1,36,76,66,79	И-НЕ
17	17,14,68,77,12,33	И-НЕ	36	51,36,47,64,29,6	ИЛИ-НЕ
18	66,6,57,47,17,34	ИЛИ-НЕ	37	10,62,59,46,73,4	И-НЕ
19	7,27,68,50,36,6	И-НЕ	38	37,51,76,49,69,6	ИЛИ-НЕ

Таблица В2 - Наборы логических переменных

№	Набор	№	Набор	№	Набор
1	000X1	28	X010X	55	0000X
2	00100	29	X0110	56	X0X00
3	01000	30	01X01	57	11XX1
4	000X0	31	X000X	58	1XX10
5	1X011	32	XX000	59	10001
6	01100	33	XX101	60	1111X
7	X0110	34	0X001	61	X10X1
8	11111	35	XX111	62	X011X
9	XX010	36	X0011	63	10110
10	10X10	37	11011	64	000X1
11	XX010	38	X111X	65	010X0
12	01X01	39	00XX0	66	X1101
13	01111	40	101X0	67	10101
14	01XX0	41	0011X	68	1101X
15	1X1X1	42	0X1X1	69	1X111
16	11X01	43	1X001	70	1X11X
17	01011	44	001X0	71	1X110
18	111XX	45	10X01	72	011X0
19	0X000	46	XX00X	73	0011X
20	00011	47	X0X10	74	101X1
21	X100X	48	10000	75	00X0X
22	X110X	49	10010	76	11XX0
23	10X01	50	1XX00	77	0X010
24	101XX	51	0100X	78	01011
25	X11X1	52	100XX	79	01X00
26	00X00	53	XX110	80	X0X01
27	0101X	54	0X1X1		

Учебное издание

Куликов Виктор Александрович

**Курсовое проектирование
по электронике и схемотехнике**

Учебно-методическое пособие

*Авторская редакция
Компьютерная верстка: М.А. Туленков*

Издательский центр «Удмуртский университет»
426034, г. Ижевск, ул. Ломоносова, 4Б, каб.021
Тел. + 7 (3412) 916-364, E-mail: editorial@udsu.ru